

Схемотехника биполярно-полевых аналоговых микросхем.

Часть 9. Выходные каскады¹

Олег Дворников

Рассматриваются вопросы проектирования выходных каскадов микросхем, обычно работающих на низкоомную нагрузку. В первой части статьи (ChipNews. 2006, № 2, с. 56-61) показаны особенности расчета и схемотехнического моделирования биполярных каскадов на транзисторах обоих типов проводимости (р-п-р — п-р-п), а также каскадов с биполярными и полевыми транзисторами, управляемыми р-п переходом (ПТУП). В продолжении рассматриваются схемы на биполярных транзисторах одного типа проводимости (п-р-п), а также выходные каскады микромощных и низковольтных микросхем.

ВЫХОДНЫЕ КАСКАДЫ ТОЛЬКО С N-P-N ТРАНЗИСТОРАМИ

В тех случаях, когда одними из главных требований являются максимальное увеличение выхода годных и снижение стоимости ИС, допустимо применение выходных каскадов только на п-р-п транзисторах. Причем возможна реализация каскадов, работающих как в классе АВ, так и в классе В с присущими этому классу низкому току потребления при отсутствии входного сигнала, высокой скоростью нарастания, но и высокими искажениями выходного сигнала.

Двухтактный выходной каскад (рис. 15) на п-р-п транзисторах, работающих в классе В, представляет собой трансрезистивный (transresistance) усилитель — преобразователь ток-напряжение [10]. Нагрузочную способность по вытекающему току I_{SOURCE} обеспечивает транзистор с общим коллектором Q2, а по втекающему току I_{DRAIN} — транзистор с общим эмиттером Q1. Дiode Q3 предотвращает одновременную работу Q1 и Q2, выключая Q2 при отрицательной полуволне выходного напряжения, и таким образом не допускает большой сквозной ток между шинами питания V_{CC} и V_{EE} . Каскад управляется источником входного тока I_{INP} , например выходом каскада с активной нагрузкой, и обеспечивает коэффициент преобразования $K = V_{OUT}/I_{INP} \approx R_F$.

При отсутствии входного сигнала $I_{INP} = 0$ справедливо:

$$V_{OUT} \approx \frac{V_{EE} + V_{BE} + \frac{R_F}{\beta_N \times R_1} \times (V_{CC} - V_{BE})}{1 + \frac{R_F}{\beta_N \times R_1}} \quad (14)$$

где V_{BE} — падение напряжения на прямом смещенном эмиттерном переходе п-р-п.

Из выражения (14) следует, что выходное напряжение при отсутствии входного сигнала зависит от β п-р-п транзисторов и поэтому может отличаться для разных кристаллов одной пластины и между пластинами. В связи с этим для практических применений желательно задавать постоянный входной ток $|I_{INP}| \gg |I_{B1}|$, при этом:

$$V_{OUT} \approx V_{EE} + V_{BE} \pm R_F \times |I_{INP}|. \quad (15)$$

При необходимости выбором I_{INP} можно получить $V_{OUT} \approx 0$ при отсутствии переменного входного тока. Недостатком каскада является относительно небольшой диапазон выходного напряжения от $V_{CC} - V_{BE}$ до $V_{EE} + 2V_{BE}$, переходные искажения, а преимуществом — высокая скорость нарастания выходного напряжения, которая ограничена постоянной времени на базе Q2, определяемой суммарной емкостью всех параллельных цепей в этом узле и резистором R1.

На рис. 16 показан высокоскоростной каскад [10] с большим размахом выходного напряжения, построенный на основе трансрезистивного двухтактного выходного каскада. Для уменьшения

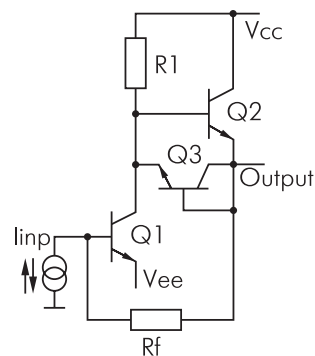


Рис. 15. Двухтактный выходной каскад на п-р-п транзисторах, работающих в классе В

¹) Начало: CN. 2006. № 2. С. 56-61.

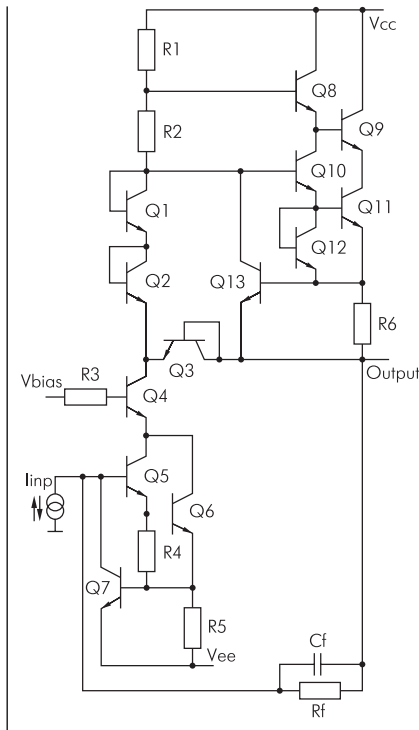


Рис. 16. Высокоскоростной двухтактный выходной каскад на p-n-p транзисторах, работающих в классе В

основной постоянной времени и одновременного увеличения нагрузочной способности по вытекающему току применен составной транзистор Q10–Q12 по схеме удвоителя I_T [2]. Дополнительно в выходной каскад введены: транзистор с общей базой Q4, который образует с составным транзистором Q5, Q6 каскадное соединение, и транзисторы Q8, Q9, предотвращающие пробой Q10, Q11 из-за низкого пробивного напряжения LV_{CE0} промежутка коллектор–эмиттер p-n-p транзисторов. Диапазон выходного напряжения каскада от $V_{CC} - 3V_{BE}$ до $V_{BIAS} + V_{BE}$ (рис. 16).

Большинство выходных каскадов содержат цепи защиты от короткого замыкания выхода на шину питания, для чего последовательно с эмиттером выходного транзистора (Q6/Q11; рис. 16) включают резистор небольшой величины R5/R6 и эмиттерный переход токоограничивающего транзистора Q7/Q13, коллектор которого соединен с базой выходного транзистора Q5/Q10. Если напряжение на резисторе R5/R6 превысит пороговую величину $V_{RBE} \approx (0,6-0,7) V$, то транзистор Q7/Q13 открывается и уменьшает базовый ток выходного транзистора. Недостатком такой схемы защиты является ограничение максимальной амплитуды выходного сигнала, что недопустимо при малом напряжении питания.

Разновидность низковольтного быстродействующего выходного каскада на

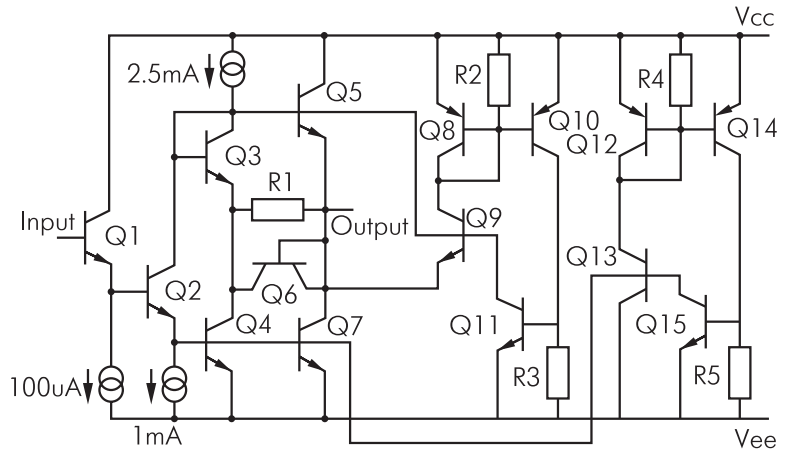


Рис. 17. Низковольтный ВК с защитой от короткого замыкания без уменьшения амплитуды выходного напряжения

p-n-p транзисторах приведена на рис. 17 [11]. В нем p-n-p транзисторы применены только в схеме защиты выхода от короткого замыкания. Ограничение выходного тока достигается без какого-либо уменьшения максимальной амплитуды выходного напряжения. Если втекающий ток I_{DRAIN} через выходной транзистор Q7 возрастает, то возрастает и ток через транзистор Q13, образующий с Q7 “токовое зеркало”. Транзистор Q13 имеет площадь эмиттера, равную $1/50$ площади выходного транзистора $S_{E13} = S_{E7}/50$, поэтому коллекторный ток Q13 составляет $I_{DRAIN}/50$. Этот ток передается “токовым зеркалом” Q12, Q14 с коэффициентом передачи, близким к единице, на резистор R5. Когда напряжение на резисторе R5 превысит $V_{RBE} \approx (0,6-0,7) V$ транзистор Q15 включится и заберет часть базового тока Q7, уменьшая I_{DRAIN} . Подобная схема ограничивает также вытекающий ток I_{SOURCE} . Резистор R4 предотвращает работу “токового зеркала” Q12, Q14 при малых токах I_{DRAIN} и тем самым исключает влияние схемы защиты на нагрузочную способность ВК в нормальном режиме.

ВЫХОДНЫЕ КАСКАДЫ МИКРОМОЩНЫХ И НИЗКОВОЛЬТНЫХ ИС

Микрометричные ИС не предназначены для работы на низкоомную нагрузку, и для них вполне достаточно выходного тока в диапазоне $\pm 1-5$ мА. Вытекающий ток такой величины вполне достижим при базовом токе выходного p-n-p транзистора величиной $10-50$ мкА. При этом нет необходимости в применении эмиттерного повторителя по схеме Дарлингтона, которая уменьшает амплитуду выходного напряжения, однако необходимо учитывать, что

включение простого эмиттерного повторителя может значительно уменьшить коэффициент усиления каскада из-за влияния внешней нагрузки.

Главной проблемой проектирования микрометричного выходного каскада является обеспечение требуемой нагрузочной способности по втекающему току I_{DRAIN} , при сохранении предельно малого тока покоя I_{IDLING} . В выходном каскаде, приведенном на рис. 18 [12], нагрузочную способность по втекающему току обеспечивает p-n-p транзистор Q11 большой площади, который смещен в режим класса АВ транзисторами Q14, Q15 и имеет ток покоя около $1,5$ мкА. Для уменьшения тока потребления при отсутствии выходного сигнала и увеличения нагрузочной способности используется положительная обратная связь (ОС) на “токовых зеркалах” Q9, Q12, Q13 (current boost). Положительная ОС в выходном каскаде обеспечивает высокую нагрузочную способность по току, но не приводит к лавинообразному нарастанию тока через транзисторы Q8, Q11, так как избыточный ток “токового зеркала” поглощается транзистором Q7. Защиту выходного каскада от короткого замыкания на отрицательный источник питания V_{EE} осуществляют резистор R2 и диод Q6. При возрастании вытекающего тока падение напряжения на резисторе R2 становится достаточным для открывания диода Q6. При этом транзистор Q3 закрывается и уменьшается базовый ток Q7, Q8. В такой схеме защиты токоувствительный резистор расположен не в эмиттерной, а в коллекторной цепи выходного транзистора Q8 и не приводит к уменьшению амплитуды выходного сигнала. Защиту при коротком замыкании на положительный источник питания V_{CC} обеспечивает резкое уменьшение коэффициента усиления β p-n-p транзистора Q11 в области больших токов. При по-

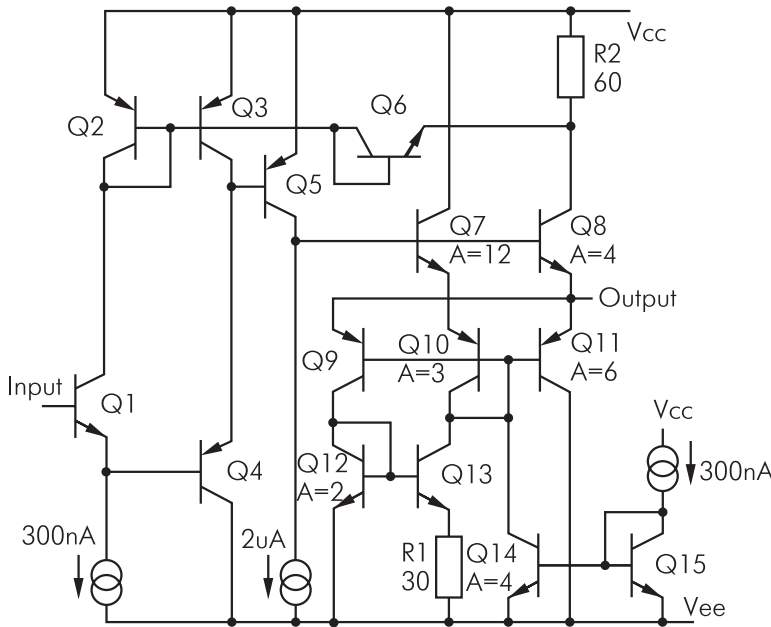


Рис. 18. Микро мощный ВК

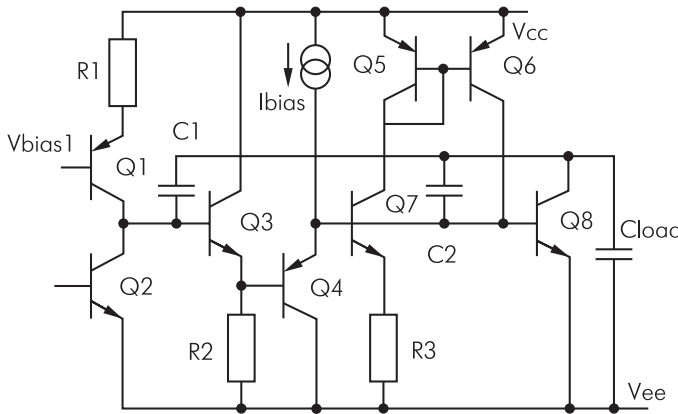


Рис. 20. Упрощенный ВК Видлара (для одной полувольты выходного напряжения)

вышенной температуре и максимальном втекающем токе возможно защелкивание выходного каскада из-за того, что транзистор Q12 может попасть в квазинасыщение (прямое смещение внутреннего коллекторного перехода транзистора при близкой к нулю разности потенциалов коллектор-база из-за падения напряжения на сопротивлении полупроводниковой области коллектора). При насыщении Q12 коэффициент передачи "токового зеркала" Q12, Q13 значительно увеличивается. Для избежания защелкивания необходимо максимально уменьшить сопротивление полупроводниковой области коллектора Q12 и/или ввести резистор R1, который предотвращает избыточную добавку тока в базу выходного транзистора Q11.

Дополнительным преимуществом ВК является возможность его работы с однополярным напряжением питания и заземленной нагрузкой. В этом случае

эмиттерный переход Q11 будет закрыт, но транзистор Q8 обеспечит требуемый ток в нагрузку (для однополярного питания нагрузка включается между узлами Output и V_{EE}).

Для применения в низковольтных ИС выходной каскад должен удовлетворять специфическим требованиям.

1. Увеличение диапазона допустимого выходного напряжения приводит в низковольтных ИС к необходимости работы с выходными сигналами, близкими к напряжению питания (rail-to-rail), что возможно только при включении транзисторов с общим эмиттером (ОЭ).

2. Минимальное напряжение питания ИС определяется э.д.с. одного гальванического элемента и составляет 1–1,5 В, поэтому недопустимо последовательное соединение двух и более прямосмещенных эмиттерных переходов.

3. Наиболее распространенное требование к обеспечению выходного тока

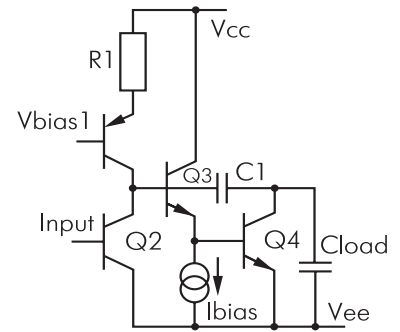


Рис. 19. Упрощенный ВК Дарлингтона (для одной полувольты выходного напряжения)

величиной ± 10 мА выполнимо при усилении по току выходного каскада тока более 10^3 . Каскад с ОЭ такое усиление по току обеспечить не может, и поэтому перед ним должны быть дополнительные усилители тока.

С точки зрения выполнения этих условий рассмотрим упрощенные схему Дарлингтона и выходной каскад Видлара (Widlar), которые только для одной полувольты выходного напряжения приведены на рис. 19, 20 соответственно.

При включении схемы Дарлингтона (Q3, Q4; рис. 19) с ОЭ диапазон выходного напряжения будет зависеть от выходного тока и может достигнуть $\approx V_{EE} + 100$ мВ, что достаточно для низковольтных применений. Минимальное напряжение питания определяется двумя последовательно соединенными эмиттерными переходами и должно превышать 1,8 В. Усиление по току схемы Дарлингтона $\beta_{\Sigma} \approx \beta_3 \times \beta_4$ довольно велико для p-n-p транзисторов, но для горизонтальных p-n-p суммарного усиления β_{Σ} может быть недостаточно, особенно в том случае, когда Q4 работает при большом коллекторном токе в области значительного спада β . Частотная коррекция каскада обеспечивается одним конденсатором (C1; рис. 19), включенным в цепь обратной связи инвертирующего каскада Q3, Q4. Величина C1 может быть небольшой за счет увеличения входной емкости схемы Дарлингтона Q3, Q4 благодаря эффекту Миллера и дополнительного расщепления частоты полюсов [13].

В выходном каскаде Видлара [14] выходной транзистор Q8 соединен с активной нагрузкой Q1, Q2 через комплементарные эмиттерные повторители Q3, Q4 и дополнительный усилитель тока Q5–Q7, R3. Очевидно, что выходной транзистор Q8 с ОЭ обеспечивает большую амплитуду выходного напряжения, комплементарные эмиттерные повторители работоспособны при напряжении

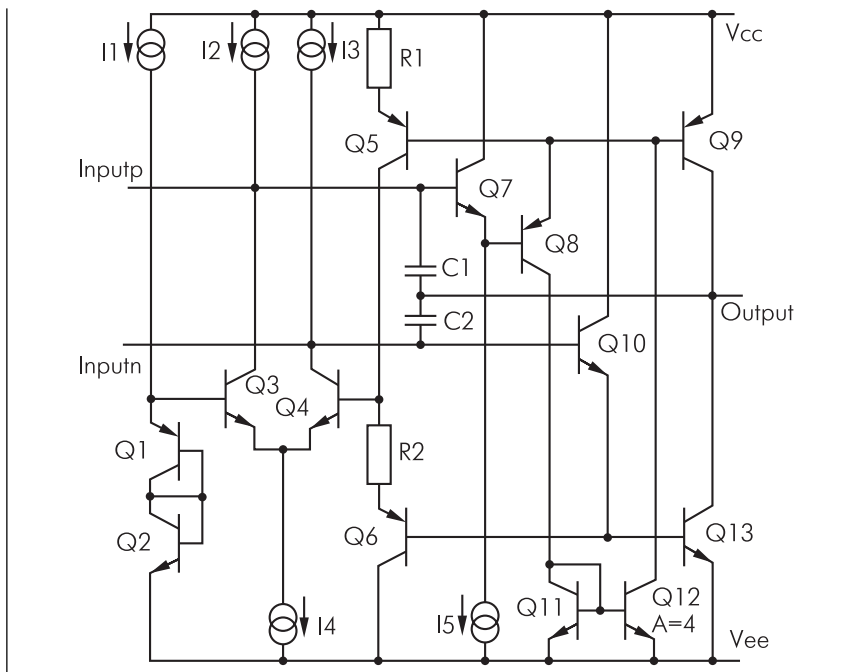


Рис. 21. ВК, применяемый в современных низковольтных ИС

питания 1 В, а суммарное усиление тока последовательно включенных каскадов Q3, Q4, Q5–Q7 может достигнуть 10^4 и обеспечивает высокую нагрузочную способность. К сожалению, при оптимальной полосе пропускания ток через транзисторы Q5–Q7 может быть равен половине тока Q8 [15], что значительно увеличивает суммарный ток потребления выходного каскада. Относительно быстрой цепи каскада следует заметить, что входной сигнал последовательно проходит через p-n-p и p-n-p эмиттерные повторители и наименьшая полоса пропускания одного из них ограничивает полосу пропускания всего выходного каскада. Кроме того, цепь положительной обратной связи Q5–Q7 требует частотной коррекции (конденсатор C2; рис. 20), дополнительно уменьшающей полосу пропускания.

Несколько модификаций выходных каскадов применяются в современных низковольтных ИС. В схеме, показанной на рис. 21 [15], сигнальные цепи отделены от цепей смещения, что позволяет значительно упростить частотную коррекцию (достаточно одного конденсатора C1/C2 в каждом плече), увеличить полосу пропускания, а также воспроизводимо задавать режим класса АВ выходных транзисторов. Выходной p-n-p транзистор Q13 соединен через эмиттерный повторитель Q10 с входом Inputn, а p-n-p выходной транзистор Q9 соединен со входом Inputr через последовательно включенные эмиттерные повторители Q7, Q8 на комплементарных транзисторах. Смещение выходных транзисторов задается в противофазе от коллекторов

дифференциальной пары Q3, Q4. Дифференциальный усилитель сравнивает напряжение на своих входах, а именно: суммарное падение напряжения на диодах Q1, Q2 на базе Q3 с суммой напряжения на эмиттерных переходах выходных транзисторов Q9, Q13 на базе Q4, для получения которой напряжение V_{BE9} преобразуется в напряжение на Q6, R2. Обратная связь поддерживает потенциалы на базах Q3, Q4 одинаковыми. Если Q13 и Q2, Q9 и Q1 имеют одинаковую конструкцию, то выполняется:

$$I_{SOURCE} \times I_{DRAIN} = I_1^2 \quad (16)$$

Преимущество такого задания режима АВ рассматривалось выше. Как и в предыдущих решениях, для обеспечения нагрузочной способности по току p-n-p транзистором Q9 в его базовую цепь введено “токовое зеркало” Q11, Q12 с коэффициентом передачи около 4. Основным недостатком рассматриваемого выходного каскада — напряжение питания должно превышать 1,5 В.

В заключение отметим, что для обеспечения большой амплитуды выходного напряжения и нагрузочной способности по току при предельно низком напряжении питания ($\approx 0,9$ В) применяются мостовые схемы включения (рис. 22) [16, 17]. Мостовые схемы позволяют избежать постоянного тока в нагрузке при однополярном напряжении питания без разделительного конденсатора, ограничивающего полосу пропускания на низ-

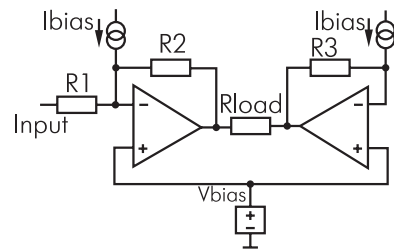


Рис. 22. ВК с мостовым включением нагрузки R_{LOAD}

кой частоте, и поэтому применяются в монолитных низковольтных малопотребляющих выходных каскадах для звукового диапазона частот.

Литература

10. Gross W. Use npn and pnp devices effectively in semicustom arrays // EDN. 1988. N 22. P. 297–308.
11. Ngo T., Hester R. Op Amp Combining Precision, High-Speed, and High Output Current Drive for ± 5 V Power Supply Operation // IEEE Journal of Solid-State Circuits. 1990. V. SC-25. N 3. P. 856–862.
12. Bowers D. F. A 20-uW Precision Operational Amplifier // IEEE Journal of Solid-State Circuits. 1987. V. SC-22. N 3. P. 322–329.
13. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. М.: Мир, 1982. 512 с.
14. Widlar R. J. Low-Voltage Techniques // IEEE J of Solid-State Circuits. 1978. V. SC-13. N 6. P. 838–846.
15. Fonderie J., Huijsing J. H. Operational amplifier with 1-V rail-to-rail multipath - driven output stage // IEEE J. of Solid-State Circuits. 1991. V. SC-26. N 12. P. 1817–1823.
16. Thus F. J. M. A compact bipolar class-AB output stage using 1V power supply // IEEE J. of Solid-State Circuits. 1992. V. SC-27. N 12. P. 1718–1722.
17. Дворников О. В., Чеховский В. А. Низковольтный выходной усилитель // Chip News. 2002. № 1. С. 66–68.

МИКРОЛИТ
www.microilit.ru

КОНТРАКТНОЕ ПРОИЗВОДСТВО

124480, г. Москва, Зеленоград, а/я 31
Тел.: (095) 221-73-44
E-mail: smt@microilit.ru

197342, г. Санкт-Петербург, ул. Сердобольская, д. 64, литер Д, офис 322
Тел.: (812) 608-80-80
E-mail: spb@rezonit.ru

620100, г. Екатеринбург, ул. Восточная 7-Т, оф. 613-Б
Тел.: (343) 345-11-08
Тел./факс: (343) 229-42-61
E-mail: ekt@rezonit.ru

түв-сервис
ИСО 9001 : 2000