

Схемотехника биполярно-полевых аналоговых микросхем

Часть 7. Интегральные дифференциальные каскады

О. Дворников

Проанализированы конструктивно-схемотехнические методы улучшения статических параметров интегральных дифференциальных каскадов (ДК). Приведены и описаны разнообразные схемотехнические решения, в том числе специализированные ДК, разработанные для измерительной техники. Сравнительный анализ ДК выполнен на основе аналитических выражений и результатов схемотехнического моделирования для элементов биполярно-полевого БМК. Вначале рассмотрены биполярные ДК с компенсацией входного тока.

Дифференциальные каскады широко применяются в аналоговых ИС как основной блок операционных (ОУ) и дифференциальных (ДУ) усилителей, компараторов напряжения, аналоговых умножителей, модуляторов, стабилизаторов напряжения и многих других устройств. Применение в микросхемах псевдодифференциальной конфигурации, при которой синфазный входной сигнал преобразуется внутри ИС в дифференциальный и в дальнейшем осуществляется обработка дифференциального сигнала, позволяет увеличить усиление, быстродействие, помехоустойчивость, стабилизировать рабочий режим при существующем технологическом разбросе параметров активных и пассивных элементов. Последнее преимущество дифференциальной обработки сигнала особенно важно для многоканальных ИС, так как позволяет уменьшить разброс постоянного напряжения на выходе разных каналов [1, 2].

Наиболее жесткие требования предъявляются к входным ДК операционных усилителей, поэтому изучение разнообразных ОУ дает ясное представление о существующих схемотехнических решениях дифференциальных каскадов.

Большинство современных ОУ построено по двухкаскадной схеме. Такая архитектура имеет ряд преимуществ: малую рассеиваемую мощность, повышенное быстродействие, простую схему частотной коррекции с относительно небольшой суммарной корректирующей

емкостью, что значительно уменьшает занимаемую ОУ площадь кристалла и, следовательно, уменьшает стоимость изделия и увеличивает допустимую функциональную сложность аналоговой БИС на основе ОУ. Однако двухкаскадная схема требует от каждого каскада коэффициент усиления, как минимум, превышающий 10^3 , что возможно только при применении новых схемотехнических решений, обеспечивающих высокий коэффициент усиления ДК при сохранении малого значения напряжения смещения и входного тока. К сожалению, во многих случаях схемотехнический синтез не дает требуемого уровня параметров, поэтому при разработке ИС проводят многовариантное схемотехническое моделирование для достижения компромиссного сочетания параметров.

ПУТИ УЛУЧШЕНИЯ ОСНОВНЫХ СТАТИЧЕСКИХ ПАРАМЕТРОВ ДК

Основными статическими параметрами ДК являются: коэффициент усиления дифференциального напряжения $K_{VD} = dV_{OUT}/dV_{INPD}$, напряжение смещения $V_{OS} = V_{INPD}|_{V_{out} = 0}$ и входной ток I_{BIAS} . Коэффициент усиления простейшего ДК с резистивной нагрузкой, показанного на рис. 1, при малом входном дифференциальном сигнале V_{INPD} определяется крутизной входных транзисторов Q1, Q2 и суммарным сопротивлением всех

параллельных цепей, соединенных с коллекторами, R_{CSUM} :

$$K_{VD} \approx SR_{CSUM}, \quad (1)$$

$$S = \left(\frac{2q_T}{I_O} + R_{ESUM} \right)^{-1}, \quad (2)$$

$$R_{CSUM} = R_C \parallel \frac{V_{AN}}{I_C} \parallel R_{LOAD} \approx R_C \parallel \frac{2V_{AN}}{I_O} \parallel R_{LOAD}, \quad (3)$$

где $S = dI_C/dV_{BE}$ — крутизна входного транзистора Q1 (Q2); R_C , R_{LOAD} — величины коллекторного резистора и нагрузки соответственно; R_{ESUM} — суммарное

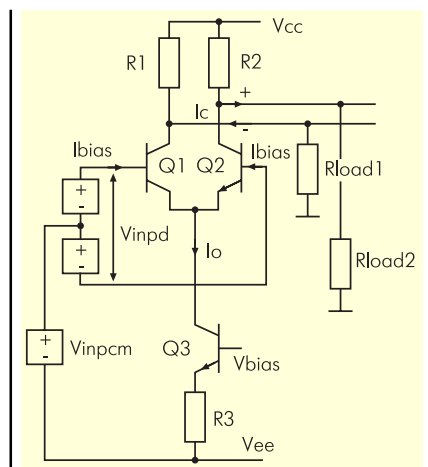


Рисунок 1 Дифференциальный каскад с резистивной нагрузкой

сопротивление в эмиттерной цепи транзистора Q1 (Q2), включающее сопротивление полупроводниковой области эмиттера и сопротивление токопроводящих межсоединений; I_C, I_O — величины коллекторного тока входного транзистора и выходного тока источника стабильного тока (коллекторный ток Q3) соответственно; φ_T — температурный потенциал, равный 26 мВ при 300°K; V_{AN} — напряжение Эрли p-n-p-транзистора. Здесь и далее индексом "N" обозначаем параметра p-n-p-транзистора, а индексом "P" — p-n-p-транзистора.

Обычно для ДК с резистивной нагрузкой справедливо:

$$\frac{V_{AN}}{I_C} \gg R_C, \quad (4)$$

$$R_{LOAD} \gg R_C, \quad (5)$$

$$\frac{2\varphi_T}{I_O} \gg R_{ESUM}, \quad (6)$$

поэтому

$$K_{VD} \approx \frac{I_O}{2\varphi_T} R_C = \frac{V_{RC}}{\varphi_T}, \quad (7)$$

где V_{RC} — напряжение на коллекторном резисторе при одинаковых коллекторных токах входных транзисторов $I_{C1} = I_{C2} \approx I_O/2$.

Из (7) вытекает, что увеличение усиления резистивного ДК требует увеличения напряжения питания и приводит к росту рассеиваемой мощности.

Альтернативным способом увеличения K_{VD} является замена резистивной коллекторной нагрузки активной с применением источника тока управляемого током (ИТУТ), например на транзисторе Q4, как показано на рис. 2.

В этом случае

$$R_C = \frac{V_{AP}}{I_C}, \quad (8)$$

и при сохранении условия (5) для коэффициента усиления справедливо:

$$K_{VD} \approx \frac{I_O}{2\varphi_T} \left(\frac{2V_{AN}}{I_O} \parallel \frac{2V_{AP}}{I_O} \right) = \frac{V_{AN}}{\varphi_T} \cdot \frac{1}{1 + \frac{V_{AN}}{V_{AP}}} \quad (9)$$

Из последнего выражения следует, что при выполнении условия (5) усиление

ДК с активной нагрузкой не зависит от напряжения питания, определяется только напряжением Эрли транзисторов, температурой и намного больше усиления ДК с резистивной нагрузкой.

Для увеличения усиления рекомендуется [3, 4]:

- применение каскодного (общий эмиттер + общая база) включения входных транзисторов и транзисторов активной нагрузки для увеличения их выходного дифференциального сопротивления. Данный метод особенно важен для транзисторов современных аналоговых БИС, которые из-за предельно малой глубины залегания p-n-переходов имеют невысокое напряжение Эрли $V_{AN} = 20...40$ В, $V_{AP} = 15...25$ В [5]. Недостатком каскодного включения является уменьшение диапазона допустимого синфазного напряжения V_{CMR} (common-mode range);
- увеличение R_{LOAD} за счет подключения нагрузки через эмиттерные или истоковые повторители;
- уменьшение суммарного сопротивления в эмиттерной цепи R_{ESUM} ;
- для интегральных ДК весьма важным является тщательное проектирование топологии кристалла для минимизации тепловой обратной связи (ОС) между выходным и входным каскадами.

Напряжение смещения ДК вызвано действием нескольких факторов [6–9]:

- различием параметров входных транзисторов Q1, Q2 (разброс $\Delta\beta$ статического коэффициента передачи тока в схеме с общим эмиттером β , разность ΔV_{BE} прямого падения напряжения на эмиттерных переходах Q1, Q2 при одинаковом эмиттерном токе $\Delta V_{BE} = (V_{BE1} - V_{BE2})|_{I_{E1} = I_{E2}}$, различием сопротивлений коллекторных нагрузок $\Delta R_C = R_{C1} - R_{C2}$;
- не равным единице коэффициентом передачи ИТУТ, используемого в качестве активной нагрузки [9];
- разными коллекторными потенциалами входных транзисторов из-за схмотехнической несимметрии цепей преобразования дифференциального напряжения в синфазное и разной величины нагрузок в плечах ДК $R_{LOAD1} \neq R_{LOAD2}$;
- существованием температурных градиентов на кристалле при работе ИС.

Уменьшение V_{OS} обеспечивают следующие правила проектирования аналоговых ИС:

- применение специальной конструкции из четырех перекрестно расположенных на полупроводниковой пластине и попарно параллельно соединенных входных транзисторов [10] или матрицы соединенных по определенному закону транзисторов [11, 12]. Кроме того, входные транзисторы, коллекторные резисторы и другие схемные элементы, разброс параметров которых значительно влияет на V_{OS} , что можно определить при Pspice-моделировании, должны быть равноудалены от тепловыделяющих элементов ИС, идентичны по топологии и ориентации на кристалле [10];
- коллекторные токи и потенциалы входных транзисторов Q1, Q2 должны быть максимально идентичными. Для выполнения этого требования применяют каскодные схемы, стабилизирующие коллекторный потенциал входных транзисторов, схему преобразования дифференциального сигнала в синфазный выполняют из двух цепей максимально идентичных по применяемым элементам и режимам работы. Один из выходов ДК соединяют со вторым каскадом, а другой выход ДК — с полным схмотехническим эквивалентом второго усилительного каскада;
- несмотря на используемые схмотехнические и конструктивные решения уменьшения V_{OS} допустимый технологический разброс параметров активных и пассивных элементов приводит к конечному значению напря-

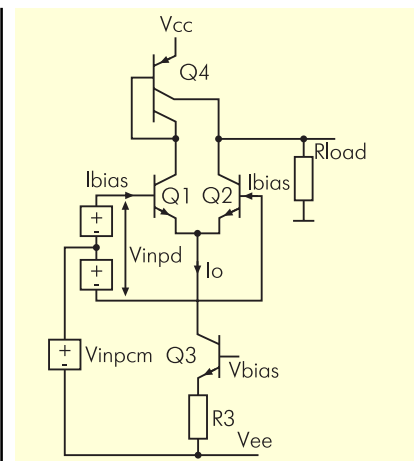


Рисунок 2 Дифференциальный каскад с активной нагрузкой

жения смещения. В связи с этим, в прецизионных ДК осуществляется подгонка напряжения смещения на пластине и в корпусе за счет применения элементов с изменяемым сопротивлением [13].

Методы увеличения K_{VD} и уменьшения V_{OS} хорошо отработаны и подробно описаны в [3, 4, 14]. В дальнейшем будут рассмотрены наиболее важные проблемы проектирования ДК с указанием, как в каждом конкретном случае достигают требуемой величины K_{VD} , V_{OS} .

ДИФФЕРЕНЦИАЛЬНЫЕ КАСКАДЫ С УМЕНЬШЕННЫМ ВХОДНЫМ ТОКОМ

Входной ток, протекая по резисторам, соединенным с входами ДК, создает на них падение напряжения. Если резисторы, соединенные с инвертирующим и неинвертирующим входами ДК, отличаются по величине, то появляется дополнительное напряжение смещения. Поэтому уменьшение входного тока особенно важно для прецизионных ОУ, работающих с высокоомными резисторами ОС и высокоомными источниками сигнала, и маломощных ОУ, в которых для уменьшения спектральной плотности напряжения шума значительно (до 100...200 мкА) увеличивают коллекторный ток входных транзисторов.

Традиционные способы уменьшения входного тока включают использование:

- составных [15] биполярных транзисторов;
- транзисторов с тонкой базой, так называемых “супер-бета” транзисторов;
- схем компенсации входного тока;
- входных полевых транзисторов.

Составные схемы включения транзисторов так же, как и “супер-бета” транзисторы, уменьшают входной ток за счет большого β входных транзисторов ДК. Однако имеют недостатки:

- составные транзисторы имеют большее значение $\Delta\beta$ и ΔV_{BE} , что увеличивает разность входных токов и напряжение смещения;
- “супер-бета” транзисторы из-за низкого пробивного напряжения промежутка коллектор–эмиттер требуют введения следящих обратных связей для фиксирования напряжения коллектор–эмиттер во всем диапазоне

допустимого синфазного напряжения. Кроме того, получение на одном кристалле обыкновенных и “супер-бета” транзисторов приводит к усложнению технологического процесса, уменьшению процента выхода годных и увеличению стоимости ИС, а сами “супер-бета” транзисторы из-за очень тонкой активной базы (область базы под эмиттером) имеют высокое сопротивление базовой области, что увеличивает шум ДК.

Таким образом, только два способа уменьшения входного тока применяются в современных ИС: компенсация входного тока и использование полевых транзисторов.

СХЕМЫ КОМПЕНСАЦИИ ВХОДНОГО ТОКА

Компенсация входного тока осуществляется в ДК как с резистивной, так и с активной нагрузкой.

В ДК с резистивной нагрузкой, показанном на рис. 3, операционных усилителей OP05/OP07 фирмы Precision Monolithic Incorporated [16] коллекторный ток входных транзисторов Q5, Q11 преобразуется в базовый ток транзисторов Q4, Q10, который инвертируется ИТУТ Q1, Q2 и Q12, Q13 и суммируется с входным током. Так как по величине базовый ток Q5/Q11 и коллекторный ток Q1/Q13 очень близки, а по направлению противоположны, то по каждому входу I_{np1}/I_{np2} происходит компенсация входного тока. Следящая обратная связь Q3, Q6-Q9 поддерживает напря-

жение коллектор–база транзисторов Q4, Q5, Q10, Q11 одинаковым и равным нулю в диапазоне допустимых синфазных сигналов и тем самым исключает влияние эффекта Эрли на β и обеспечивает выполнение компенсации тока в диапазоне синфазных напряжений. С другой стороны, следящая ОС увеличивает коэффициент ослабления синфазного входного сигнала, уменьшает влияние нестабильности источников питания на напряжение смещения и входной ток, улучшает частотные свойства ДК устранив эффект Миллера. Нагрузочные резисторы R1, R2 подстраиваются лазером для уменьшения V_{OS} , а высокое усиление достигается выбором рабочего режима, при котором напряжение на коллекторных резисторах составляет 4 В.

Недостатками схемы являются:

- схема компенсации уменьшает на $2V_{BE} \approx 1,2...1,4$ В диапазон допустимого синфазного напряжения;
- транзисторы Q1, Q2/Q12, Q13 работают в микрорежиме. Для типовых значений параметров $I_1 = 16 \mu\text{A}$, $\beta_N = 240$ коллекторный ток Q1/Q13 составляет $I_{C1} = I_{C13} \approx 33$ нА. При таком малом токе β_P невелико, коэффициент передачи ИТУТ $K = \beta_P / (1 + \beta_P)$ значительно отличается от единицы, и полная компенсация входного тока не происходит.

$$I_{BIAS} = I_{BS} - I_{C1} = I_{CS} \left(\frac{1}{\beta_N} - \frac{1}{1 + \beta_N} \cdot \frac{\beta_P}{1 + \beta_P} \right) \quad (10)$$

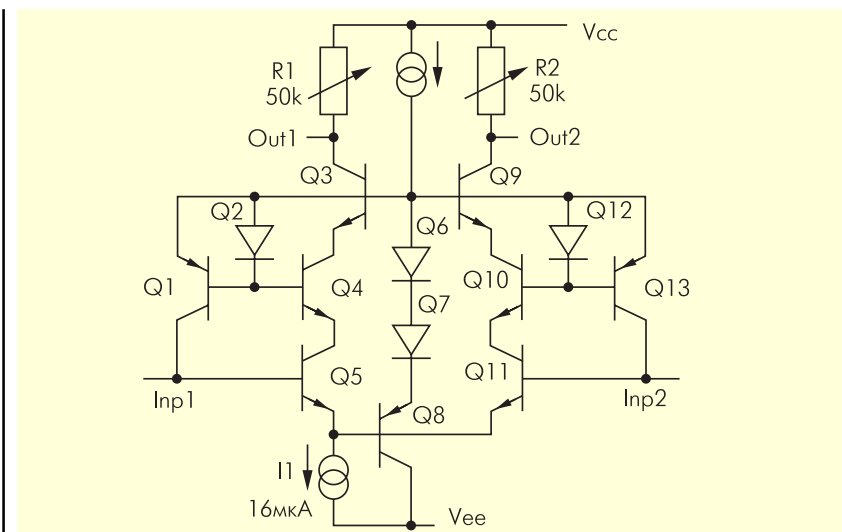


Рисунок 3 Схема компенсации входного тока в дифференциальном каскаде с резистивной нагрузкой

Здесь и далее, если специально не указано, предполагается, что коэффициенты передачи β транзисторов одного типа проводимости равны; схема компенсации увеличивает шум входного тока приблизительно в $\sqrt{2}$ раз, так как среднеквадратическое значение тока I_{NRMS} белого шума будет [16]:

$$I_{NRMS} \approx \sqrt{2qI_{B5}(f_2 - f_1) + 2qI_{C1}(f_2 - f_1)}, \quad (11)$$

где q — заряд электрона; $f_2 - f_1$ — полоса частот, в которой рассчитывается шум (полоса пропускания ДК).

В выражение (11) входит только спектральная плотность тока белого шума i_{NW}

$$i_{NW}^2 = 2qI, \quad (12)$$

для базового тока Q5 и коллекторного тока Q1.

В общем случае, для каждого источника шума необходимо учитывать не только белый шум, но и низкочастотный фликкер-шум (шум типа $1/f$), при этом среднеквадратическое значение тока/напряжения шума в полосе частот от f_1 до f_2 будет [16]:

$$N_{f_2-f_1} = N_W \left[f_W \ln \frac{f_2}{f_1} + (f_2 - f_1) \right]^{0.5}, \quad (13)$$

где $N_{f_2-f_1}$ — среднеквадратическое значение тока/напряжения шума в полосе частот от f_1 до f_2 ; N_W — спектральная

плотность тока/напряжения белого шума [$A/\sqrt{Гц}$, $V/\sqrt{Гц}$]; f_W — частота изгиба (corner frequency), на которой равны составляющие спектральной плотности белого и фликкер-шума.

Спектральную плотность тока белого шума можно рассчитать по (12), а спектральная плотность напряжения белого шума e_{NW} входной дифференциальной пары транзисторов ДК равна [16]:

$$e_{NW}^2 = 8kT \left(\frac{kT}{2qI_C} + r_{BA} + r_{BP} \right), \quad (14)$$

где k — постоянная Больцмана; T — температура в градусах Кельвина; I_C — коллекторный ток входного транзистора ДК; r_{BA} — сопротивление активной базы транзистора (под эмиттером); r_{BP} — сопротивление пассивной базы транзистора (от края эмиттера до базового контакта с учетом сопротивления межсоединений базы и эмиттера).

Среднеквадратическое значение напряжения суммарного входного шума $V_{N\Sigma}$ будет определяться выражением:

$$V_{N\Sigma}^2 = V_N^2 + 4kTR_{\Sigma\Sigma} + (I_{N\Sigma}R_{\Sigma\Sigma})^2, \quad (15)$$

где V_N — среднеквадратическое значение напряжения шума, включая фликкер-шум; $R_{\Sigma\Sigma}$ — суммарное сопротивление, соединенное со входом ДК (сопротивление источника сигнала, резисторы ОС); $I_{N\Sigma}$ — среднеквадратическое значение тока шума, включая фликкер-шум.

Модифицированная схема компенсации входного тока (рис. 4) используется в ОУ фирмы Harris [17], отличаемой которой является: применение активной нагрузки Q3, Q10 с большими эмиттерными резисторами $R1 = R2 = 28 \text{ кОм}$, симметричная нагрузка выходов Out1, Out2 вторым усилительным каскадом и схемой перехода от дифференциального сигнала к синфазному. Относительно большое напряжение на эмиттерных резисторах $V_{R1} = V_{R2} = 0,28 \text{ В}$ уменьшает температурный дрейф напряжения смещения и шум активной нагрузки. Для ДК справедливо:

$$I_{BIAS} = I_{B6} - I_{B2} = I_{C6} \left(\frac{1}{\beta_N} - \frac{1}{1 + \beta_N} \cdot \frac{\beta_P}{1 + \beta_P} \right) \quad (16)$$

Модифицированная схема компенсации имеет те же недостатки, что и показанная на рис. 3, а ее преимущества определяются технологическим процессом изготовления ИС фирмы Harris, обеспечивающим $\beta_N > 500$, $\beta_P > 150$ и крайне малую утечку база-подложка благодаря полной диэлектрической изоляции элементов.

Значительное уменьшение спектральной плотности напряжения белого шума и частоты изгиба достигнуто в операционных усилителях OP27/OP37 (рис. 5) фирмы Precision Monolithic Incorporated за счет [16]:

- использования ДК с резистивной

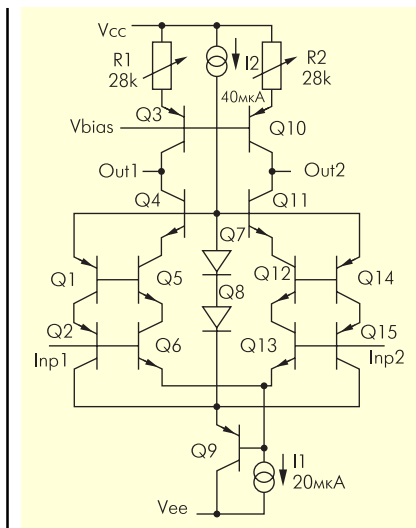


Рисунок 4 Схема компенсации входного тока в дифференциальном каскаде с активной нагрузкой

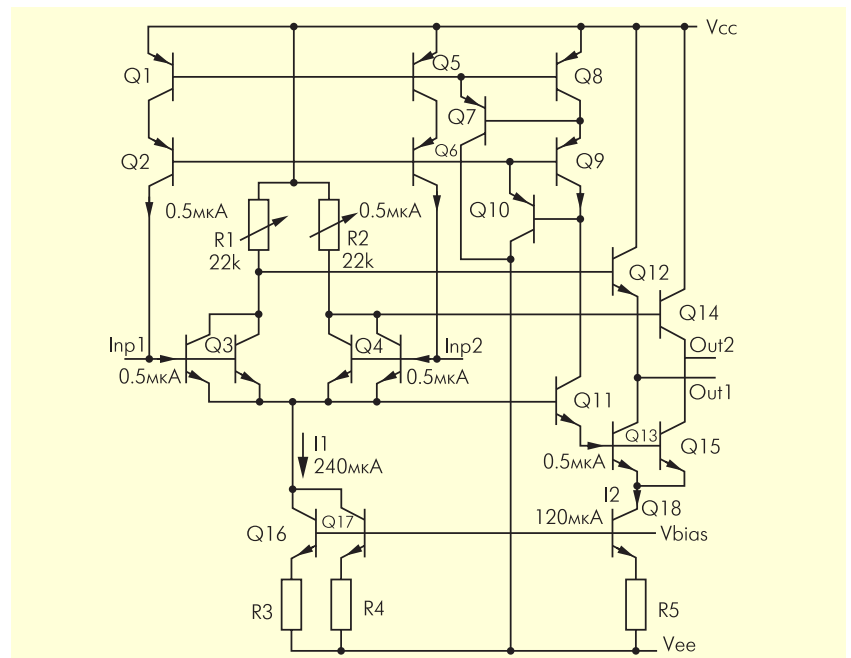


Рисунок 5 Схема компенсации входного тока в типовом малошумящем дифференциальном каскаде

- нагрузкой, которая имеет шум меньше, чем активная;
- увеличения коллекторного тока входных транзисторов до 120 мкА и уменьшения тем самым в соответствии с (14) напряжения белого шума;
- применения специальных конструкций малозумящих входных р-п-р-транзисторов. Для уменьшения шума определяемого сопротивлением полупроводниковых областей базы, эмиттера и тонкопленочных металлизированных межсоединений обычно используют многоэмиттерную р-п-р-структуру с большим количеством узких п+ эмиттеров, окруженных с двух сторон контактами к р-базе [10], причем для максимального уменьшения сопротивления активной базы (базовая область под эмиттером), вносящей определяющий вклад в шум, область п+ эмиттера формируется в предварительно вскрытом контакте в окисле (так называемый полный эмиттер);
- исключения из схемы последовательных с входом токоограничительных резисторов;
- подключения второго усилительного каскада к входному ДК через р-п-р-эмиттерные повторители Q12, Q14 с относительно большим коллекторным током 100...120 мкА и, следовательно, низким выходным сопротивлением, для уменьшения вклада в шум второго каскада на р-п-р-транзисторах, который обычно используется для усиления и одновременного сдвига уровня. Дополнительное уменьшение шума можно получить при оптимизации топологии р-п-р-транзистора. Интегральные р-п-р-горизонтальные транзисторы являются "поверхностными" приборами и имеют значительно выше частоту изгиба f_w , чем р-п-р. Уменьшение фликкер-шума с одновременным увеличением β в микро-режиме можно получить при ослаблении влияния поверхностных эффектов на движение неосновных носителей заряда в базовой области горизонтального р-п-р-транзистора. Последнее достигается применением полевых электродов, которые отталкивают инжектированные эмиттером р-п-р-транзистора неоснов-

ные носители заряда от поверхности. Наиболее простой реализацией такого полевого электрода является покрытие всей горизонтальной базы эмиттерным металлом (рис. 6а) [10]. В активном режиме работы р-п-р-транзистора эмиттерный потенциал больше потенциала базы, что отталкивает дырки в базе от поверхности. Другим преимуществом конструкции (рис. 6а) по сравнению с традиционной (рис. 6б) является возможное округление горизонтальной коллекторной и эмиттерной областей. При этом устраняются угловые области (А на рис. 6б), на которых из-за большей в $\sqrt{2}$ толщины горизонтальной базы будет наименьшее β , а из-за повышенной напряженности электрического поля на остриях полупроводниковых областей — максимальный фликкер-шум. Эффективность описанного топологического решения подтверждается результатами измерений β при коллекторном токе менее 10 мкА для типового 15-В технологического процесса с изоляцией элементов р-п-переходом. Применение полевого электрода и округленного эмиттера и коллектора увеличило β_p на 25...30%;

- удаления элементов схемы компенсации входного тока из цепей прохождения сигнала для того, чтобы компенсация не вносила дополнительный вклад в шум.

Транзисторы Q13, Q15 (рис. 5) схемы компенсации идентичны по конструкции входным транзисторам Q3, Q4 и работают при том же эмиттерном токе и напряжении коллектор-база. Точное отношение токов I1, I2 задается параллельным соединением одинаковых источников тока, а следящая обратная связь Q11-Q15 поддерживает равенство напряжений коллектор-база $V_{CB4} \approx V_{CB15}$, $V_{CB3} \approx V_{CB13}$, поэтому базовые токи Q13, Q15 идентичны базовым токам входных транзисторов. Высококачественный каскадный р-п-р-повторитель тока Q1, Q2, Q5-Q10 инвертирует суммарный базовый ток Q13, Q15 по направлению и точно возвращает на каждый вход, уменьшая входной ток ДК.

В [16] обращают внимание на то, что традиционные схемы компенсации входного тока (рис. 3, 4) увеличивают шум входного тока в $\sqrt{2}$ раз потому, что шумы базовых токов входных транзисторов и выходных токов ИТУТ не коррелированы. Для схемы компенсации входного

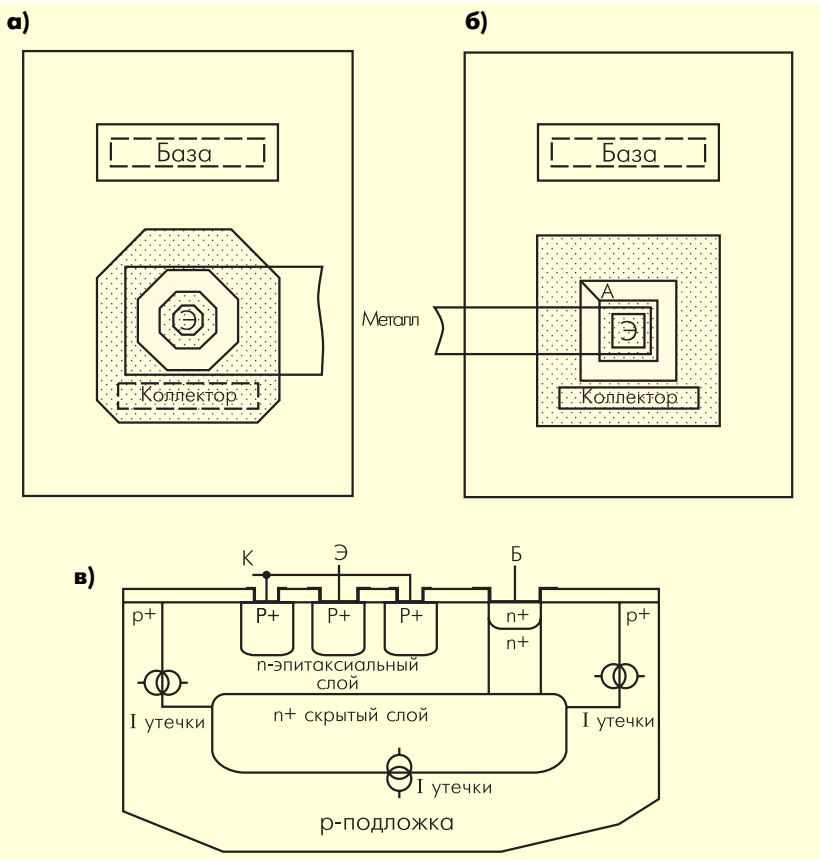


Рисунок 6 Особенности горизонтальных р-п-р-транзисторов:
а) модифицированный р-п-р с полевым электродом,
б) традиционный р-п-р,
в) типовая структура

тока, приведенной на рис. 5, коллекторные токи Q2, Q6 происходят от одного и того же источника — базовых токов Q13, Q15, — и поэтому шумы коллекторных токов Q2, Q6 коррелированы между собой. При сбалансированных резисторах, подключенных к входам Inp1, Inp2, шумы компенсирующих токов представляют синфазную составляющую и не вносят дополнительный вклад в шум ДК.

Рассмотренный ДК (рис. 5) является промышленным стандартом для малошумящих прецизионных операционных усилителей. Для увеличения точности компенсации базового тока входных транзисторов при малом значении β горизонтальных р-п-р-транзисторов и сильном эффекте Эрли (малая величина V_{AF}), в ДК используется каскодный ИТУТ, который уменьшает допустимое входное синфазное напряжение до

$$\frac{V_{CMMAX}}{V_{CMMIN}} \approx \frac{V_{CC} - 4 \cdot V_{BE}}{V_{EE} + 4 \cdot V_{BE}}$$

При увеличении частоты входного сигнала коэффициент усиления ДК уменьшается и растет приведенный к входу шум последующих каскадов и цепей смещения. В связи с этим при проектировании широкополосных ИС следует выявлять источники максимального шума и уменьшать их величину введением эмиттерных резисторов; максимальным уменьшением импеданса баз токозадающих транзисторов путем фильтрации и/или задания смещения через эмиттерные повторители с малым выходным сопротивлением; исключением стабилитронов, в которых происходит поверхностный пробой р-п-перехода; выбором рабочей точки стабилитронов вне начального участка вольт-амперной характеристики с повышенным уровнем шума.

В разработках фирмы Motorola [18] схема компенсации входного тока ДК была улучшена для расширения допустимого входного синфазного напряжения и повышения воспроизводимости параметров.

Такой ДК (рис. 7) имеет схему компенсации первого порядка точности для уменьшения входного тока приблизительно в 10 раз: транзисторы Q11-Q15, Q17, резисторы R4, R6, R7, — и второго порядка точности для уменьшения входного тока в 100 раз: Q16, Q18-Q20. Схема компенсации тока первого порядка точности работает аналогично рис. 5 при замене резистивной нагрузки на активную и имеет погрешность компенсации из-за наличия суммарного базового тока Q11, Q12, Q17. Если

транзисторов Q16, Q18-Q20 нет, то:

$$I_{C17} = I_{B14} - I_{B11} - I_{B12} - I_{B17} \quad (17)$$

Точная компенсация входного тока достигается при $I_{C11} = I_{C12} = I_{B14}$. Для выполнения этого условия добавлены транзисторы Q16, Q18-Q20. При равных сопротивлениях резисторов R4 и R7 коллекторный ток Q19 равен коллекторному току Q11, Q12, Q17. Базовый ток Q20 равен базовому току Q11, Q12, Q17, Q19. ИТУТ Q16, Q18 с 4-эмиттерным транзистором Q16 усиливает базовый ток Q20 в 4 раза и добавляет в узел соединения баз Q11, Q12, Q17, Q19 для уничтожения ошибки компенсации (17). Для горизонтальных р-п-р-транзисторов существует ток утечки между базой и подложкой I_{LEAK} (рис. 6,7). Этот ток пренебрежимо мал для технологических процессов изготовления ИС с полной диэлектрической изоляцией элементов, немного больше для комбинированной изоляции элементов окислом и р-п-переходом, а при изоляции элементов ИС только р-п-переходом ток утечки довольно велик и не позволяет получить полную компенсацию входного тока. Как видно из рис. 7, на котором источники тока утечки I_{LEAK} отображены только в тех узлах, где их величина влияет на режим работы, схема компенсации второго порядка точности устраняет влияние утечки база-подложка на точность компенсации входного тока при равенстве токов утечки однотипных транзисторов.

Резисторы R4, R7 могут быть подстроены [13] на кристалле или в корпусе для изменения коэффициента передачи

ИТУТ Q11, Q12, Q17 и дополнительного уменьшения входного тока, однако этот процесс усложняет изготовление ДК и приводит к увеличению стоимости ИС.

В большинстве ДК уменьшение напряжения смещения получают за счет подгонки сопротивления нагрузки: коллекторных резисторов входных транзисторов или эмиттерных резисторов транзисторов активной нагрузки. В ДК (рис. 7) уменьшение V_{OS} достигается подгонкой коллекторных токов I_{C21}, I_{C22} транзисторов Q21, Q22, протекающих по активной нагрузке. Так как I_{C21}, I_{C22} пропорциональны коллекторным токам входных транзисторов, то V_{OS} после подстройки слабо зависит от температуры.

Допустимое входное синфазное напряжение ДК, показанного на рис. 7, составляет

$$\frac{V_{CMMAX}}{V_{CMMIN}} = \frac{V_{CC} - V_{BE2} - V_{CESAT1} - V_{R1}}{V_{EE} + V_{BE3} + V_{CESAT9} + V_{R3}} \approx \frac{V_{CC} - 1B}{V_{EE} + 1,1B'} \quad (18)$$

где V_{BE1} — напряжение на прямосмещенном эмиттерном переходе i-того транзистора; V_{CESAT1} — напряжение на промежутке коллектор-эмиттер i-того транзистора в насыщении; V_{R1} — напряжение на i-том резисторе, $V_{R3} = 200$ мВ, $V_{R1} = 100$ мВ.

Заметим, что напряжение коллектор-база транзисторов Q16 и Q18 (Q19 и Q20) не равны между собой $V_{CB16} > V_{CB18} = 0$, $V_{CB19} \neq V_{CB20} \approx 0,7$ В, причем напряжение V_{CB16}, V_{CB19} зависит от уровня входного синфазного напряжения, поэтому из-за эффекта Эрли коэффициент переда-

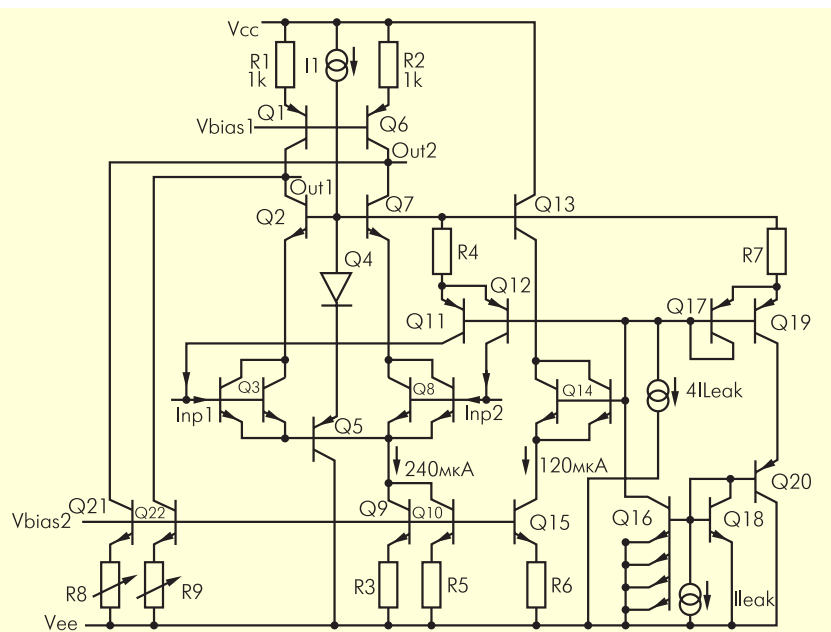


Рисунок 7 Схема высокоточной компенсации входного тока

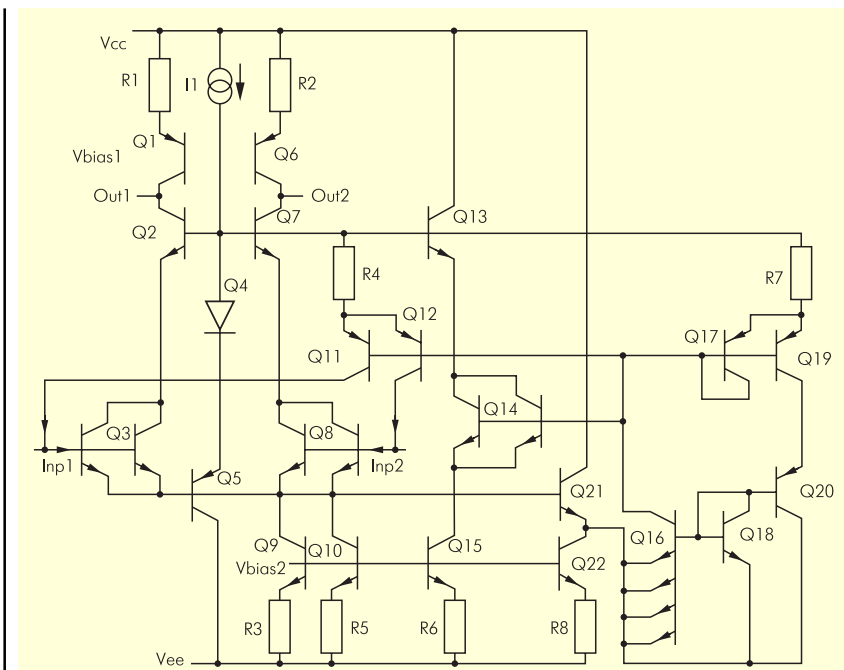


Рисунок 8 Схема высокочастотной компенсации входного тока со следящей обратной связью

R8 для стабилизации напряжения коллектор-база транзисторов Q16, Q19 во всем диапазоне входного синфазного напряжения.

В основном, рассмотренные схемы компенсации входного тока предназначены для входных ДК операционных усилителей, которые используются с отрицательной обратной связью, обеспечивающей приблизительное равенство входных напряжений и поэтому почти одинаковый коллекторный ток входных транзисторов. Если ДК применяется в устройстве с малым коэффициентом усиления или работающем без ОС, то дифференциальное входное напряжение может быть достаточным для разбаланса коллекторных токов входных транзисторов, и схемы компенсации не эффективны. Так, для напряжения питания ± 5 В типичное напряжение на резистивной или активной нагрузке входных транзисторов V_{RC} при отсутствии входного сигнала составит 2 В, а максимальная амплитуда выходного сигнала — $2V_{RC}$. При этом входное дифференциальное напряжение, еще не вызывающее насыщение входных транзисторов, будет в соответствии с (7), (9) для ДК с резистивной нагрузкой $V_{INPDMAX} \leq 2V_{RC}/K_{VD} \approx 2\phi_T$, а для ДК с активной нагрузкой — $V_{INPDMAX} \leq 2V_{RC}/K_{VD} \approx 2\phi_T \cdot V_{RC}/V_{AN}$, и соответственно вызовет разбаланс коллекторных токов $I_{C1}/I_{C2} \approx \exp(V_{INPDMAX}/\phi_T)$ входных транзисторов в 7,39 и $< 1,17$ раз. В этих случаях уменьшение входного тока можно получить, применяя схемы, показанные на рис. 3, 4.

Для выработки рекомендаций по практическому применению было проведено Pspice-моделирование с использованием транзисторов АБМК_1_2 [5] трех наиболее распространенных схемотехнических конфигураций ДК с:

- резистивной нагрузкой и компенсацией входного тока (рис. 5);
- активной нагрузкой и компенсацией входного тока (рис. 8);
- “перегнутым” каскодом и активной нагрузкой (рис. 9).

Режим работы каскадов по постоянному току (таблица) отличался от данных, приведенных на рисунках, так как был выбран с учетом возможностей БМК для максимально широкого применения каскадов в аналоговых ИС. Однако для сравнения характеристик в одинаковых условиях, токи и напряжения, определяющие потребление и минимальное напряжение питания, были максимально близкими, а ДК (рис. 8) дополнен выход-

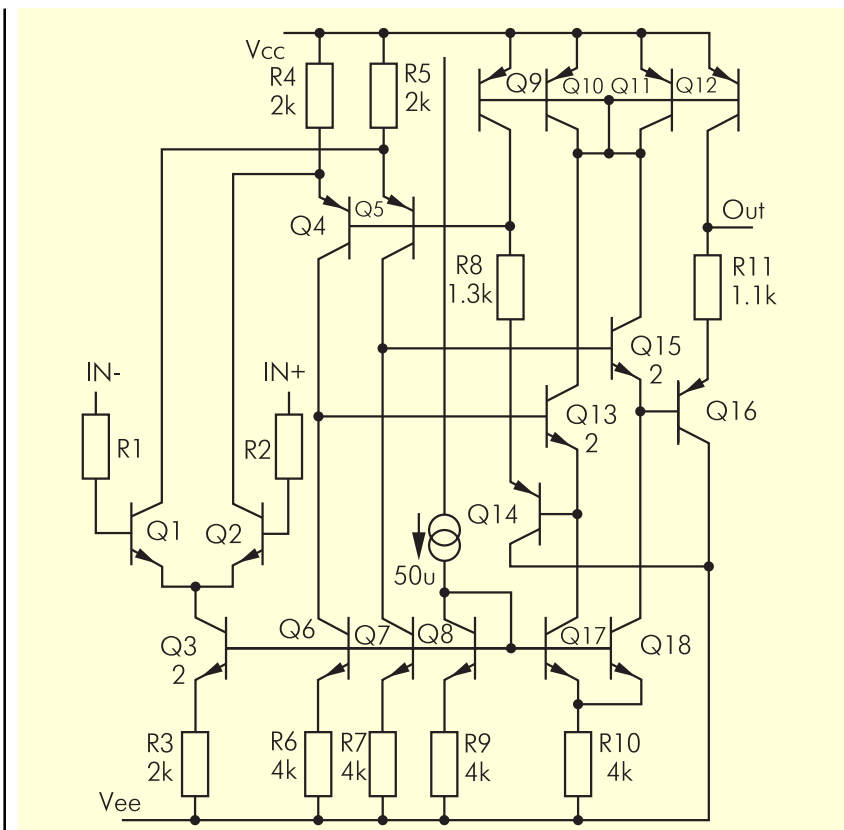


Рисунок 9 Дифференциальный каскад с перегнутым каскодом и активной нагрузкой

чи ИТУТ Q16, Q18 будет изменяться и может быть более 4, а базовый ток Q20 только приблизительно равен базовому току Q19. Для устранения этого эф-

фекта проведено дальнейшее улучшение (рис. 8) схемы компенсации второго порядка за счет введения дополнительной следящей обратной связи Q21, Q22,

ными составными эмиттерными повторителями (ЭП), аналогичными Q15, Q16 (рис. 9). Зависимость выходного напряжения ДК от входного показана на рис. 10, причем кривая 1 соответствует рис. 8, кривая 2 — рис. 9, а кривая 3 — рис. 5.

Схемотехническое моделирование выявило следующие особенности.

1. Так как напряжение коллектор–база транзисторов Q13, Q15 ДК, приведенного на рис. 5, равно напряжению коллектор–эмиттер входных транзисторов, то из-за эффекта Эрли даже при точном выполнении условия $I_2 = I_1/2$ эмиттерный ток Q11 не равен базовому Q3,4. Это можно устранить при параметрической оптимизации, изменив величину резистора R5, т.е. для $I_{E11} = I_{B3,4}$ необходимо $R_5 \neq R_3 = R_4$.
2. На точность компенсации входного тока ДК рис. 8 влияет базовый ток Q5, что особенно сильно проявляется для горизонтальных p-n-p-транзисторов с малым β и большого тока источника I1.
3. Выбором R4, R7 (рис. 8) можно довольно точно получить $V_{CB3} = V_{CB8} = V_{CB14}$ даже при разном напряжении на прямосмещенных переходах Q2, Q4, Q5, Q7, Q13, Q17 из-за отличающихся конструкций и плотностей тока используемых элементов.

Несмотря на меньший размах выходного напряжения, ДК, показанный на рис. 8, предпочтителен из-за большего усиления.

Литература

1. Дворников О., Чеховский В., Солин А. Комплект аналоговых БИС для работы с емкостными источниками сигналов // *Chip News*. 1997. № 11–12. С. 28–30.
2. Alexeev G.D., Baturitsky M.A., Dvornikov O.V. and other. *The eight-channel ASIC bipolar transresistance amplifier DOM AMPL-8.3* // *Nuclear Instruments and Methods in Physics Research*. 2001. Vol. A 462. P. 494–505.
3. Полонников Д.Е. *Операционные усилители: принципы построения, теория, схемотехника*. М.: Энергоиздат, 1983. 216 с.
4. Достал И. *Операционные усилители*. Пер. с англ. М.: Мир, 1982. 512 с.
5. Дворников О.В. *Схемотехника биполярно-полевых аналоговых микросхем. Часть 1. Особенности электрических параметров элементов современных ИС* // *Chip News*. 2004. № 9. С. 18–25.

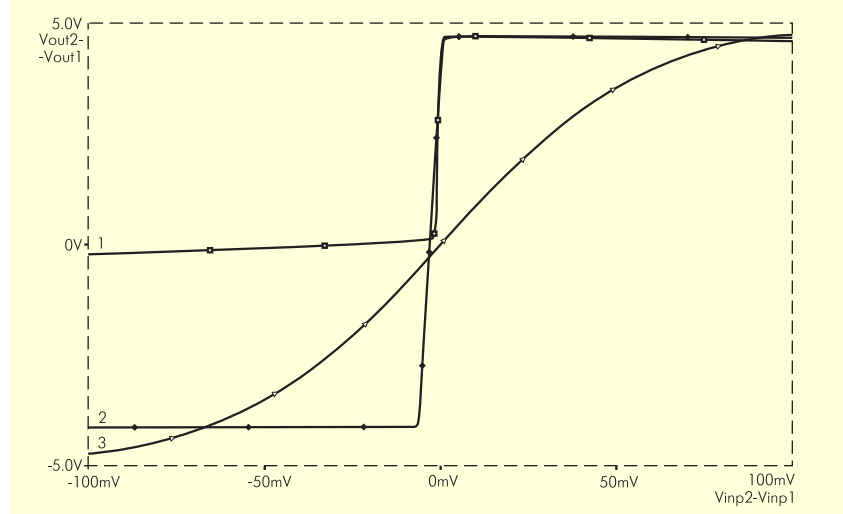


Рисунок 10 Результаты моделирования зависимости выходного напряжения дифференциальных каскадов от входного: кривая 1 соответствует рис. 8, кривая 2 — рис. 9, кривая 3 — рис. 5

Таблица. Режим работы ДК по постоянному току

ДК на рис. 5	ДК на рис. 8	ДК на рис. 9
$I_{C3} = I_{C4} = 50,7 \text{ мкА}$	$I_{C3} = I_{C8} = 52,4 \text{ мкА}$	$I_{C1} = I_{C2} = 50,2 \text{ мкА}$
$I_{C13} = I_{C15} = 26,2 \text{ мкА}$	$I_{ЭП} = 28,1 \text{ мкА}$	$I_{C17} = I_{C18} = I_{ЭП} = 27,9 \text{ мкА}$
$V_{R3} = V_{R4} = 0,203 \text{ В}$	$V_{R3} = V_{R5} = 0,205 \text{ В}$	$V_{R3} = 0,203 \text{ В}$
$V_{R1} = V_{R2} = 2,48 \text{ В}$	$V_{R1} = V_{R2} = 0,19 \text{ В}$	$V_{R4} = V_{R5} = 0,209 \text{ В}$
$K_{VD} = 88$	$K_{VD} = 3059$	$K_{VD} = 1178$

6. Дворников О.В. Анализ конструктивно-технологических параметров, вызывающих рассогласование p-n-p транзисторов // *Техника средств связи. Сер. РИТ*. 1989. Вып. 4. С. 50–56.

7. Дворников О.В. Влияние рассогласования параметров полупроводниковых компонентов на основные характеристики дифференциальных каскадов // *Передовой опыт. М.: ЦООНТИ "Экос"*. 1988. Вып. 3. С. 31–36.

8. Дворников О.В., Серебряный В.С. Статические погрешности широкополосного усилителя на основе интегральной схемы перемножителя Джильберта // *Техника средств связи. Сер. РИТ*. 1989. Вып. 4. С. 56–62.

9. Дворников О.В. *Схемотехника биполярно-полевых аналоговых микросхем. Часть 2. Высокоточные повторители тока* // *Chip News*. 2004. № 10. С. 40–45.

10. Дворников О.В. *Схемно-топологическое проектирование БИС с использованием САПР. Часть 2. Учебно-методическое пособие*. Мн.: БГУИР, 1999. 98 с.

11. Дворников О.В., Любый Е.М. *Полупроводниковый прибор. А.с. №1431621 (СССР). Заявл. 18.06.86*.

12. Алексеев В.Ф., Дворников О.В. Оптимизация расположения интегральных элементов для увеличения согласо-

вания их характеристик // *БГУИР. Мн. 1994. Деп. в Белинформпрогноз 19.07.94. N Д199432. 10 с.*

13. Дворников О.В. *Применение элементов с изменяемым сопротивлением для подгонки характеристик монолитных ИС* // *НЦФЧВЭ. Мн. 2001. Деп. в БелИСА, 07.05.01. N Д200136. 20 с.*

14. Gray P.R., Meyer R.G. *Analysis and Design of Analog Integrated Circuits*, 3rd ed. New York: Wiley, 1993.

15. Дворников О.В. *Схемотехника биполярно-полевых аналоговых микросхем. Часть 6. Составные схемы включения биполярных и полевых транзисторов* // *Chip News*. 2005. № 6. С. 42–49.

16. Erdi G. *Amplifier Techniques for Combining Low Noise, Precision, and High-Speed Performance* // *IEEE Journal of Solid-State Circuits*. 1981. V. SC-16. No. 6. P. 653–661.

17. Laude D.P. *A Low Noise High-Precision Operational Amplifier* // *IEEE Journal of Solid-State Circuits*. 1981. V. SC-16. No. 6. P. 748–750.

18. Ngo T., Hester R. *Op Amp Combining Precision, High-Speed, and High Output Current Drive for +5V Power Supply Operation* // *IEEE Journal of Solid-State Circuits*. 1990. V. SC-25. No. 3. P. 856–862.