

Окончание. Начало в № 6, 7'2005

Олег ДВОРНИКОВ  
Oleg\_Dvornikov@tut.by

# Проблемы проектирования аналоговых устройств с входными полевыми транзисторами

## Дифференциальные каскады (ДК) с входными JFET

Чаще всего дискретные FET применяют в дифференциальных каскадах, так как ДК и построенные на их основе ОУ — это наиболее универсальные блоки, позволяющие реализовать различные способы аналоговой обработки сигналов.

Типовые ДК с входными полевыми транзисторами показаны на рис. 18–22. Они оптимизированы по параметрам для элементов ана-

логового биполярно-полевого базового матричного кристалла АБМК\_1\_2 [24] при напряжении источников питания ±5 В. Для всех ДК выходной ток источника стабильного тока (коллекторный ток Q1)  $I_{C1} \approx 200$  мкА, а максимальный ток стока р — JFET при напряжении отсечки  $V_p = 0,5$  В равен  $I_{DSS} = 280$  мкА.

Приведенные на рисунках схематические решения представляют собой:

- Рис. 18 — ДК с резистивной нагрузкой,

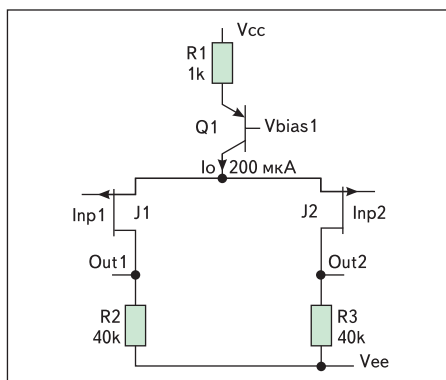


Рис. 18. ДК с резистивной нагрузкой

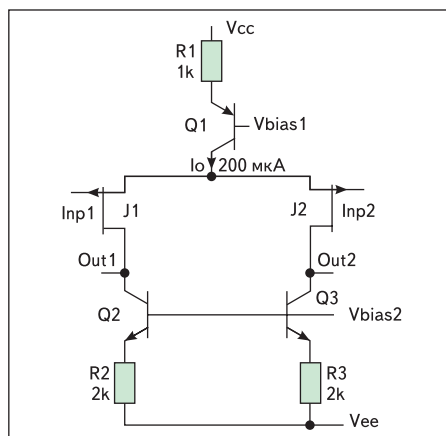


Рис. 19. ДК с активной нагрузкой на источниках тока Q2, Q3

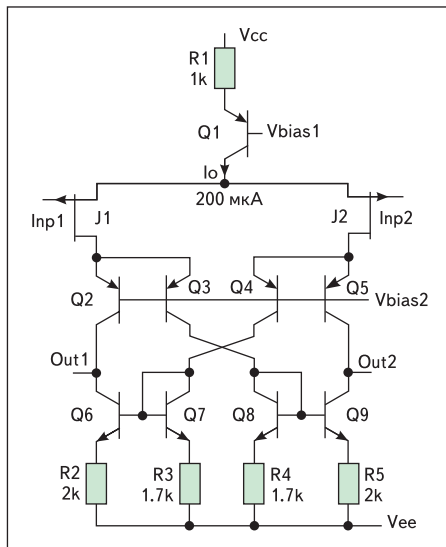


Рис. 20. ДК с каскодным включением входных JFET и активной нагрузкой на «токовом зеркале»

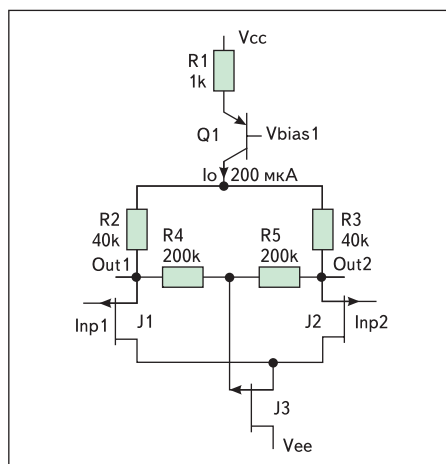


Рис. 21. Мостовой каскад с истоковыми повторителями

$$-|V_{EE}| + V_{R2,3} \leq V_{CMR} \leq V_{CC} - V_{R1} - V_{CESAT1} + V_P - \sqrt{\frac{I_{C1} \times V_P^2}{2 \times I_{DSS}}}, \quad (15)$$

где  $V_{R2,3}$ ,  $V_{R1}$  — падение напряжения на резисторах R2, R3, R1 соответственно,  $V_{CESAT1}$  — падение напряжения на промежутке коллектор-эмиттер транзистора Q1 в насыщении.

Для напряжения питания ±5 В и численных значений, указанных на рисунках, получим:

$$V_{R2,3} \approx 4 \text{ В}; \sqrt{\frac{I_{C1} \times V_P^2}{2 \times I_{DSS}}} \approx 0,297 \text{ В}; V_{R1} \approx 0,2 \text{ В}; V_{CESAT1} \approx 0,2 \text{ В}; -1 \text{ В} < V_{CMR} < 4,803 \text{ В}.$$

- Рис. 19 — ДК с активной нагрузкой на источниках тока Q2, Q3 и максимально возможным диапазоном допустимого синфазного сигнала:

$$-4,6 \text{ В} = -|V_{EE}| + V_{R2,3} + V_{CESAT2,3} \leq V_{CMR} \leq V_{CC} - V_{R1} - V_{CESAT1} + V_P - \sqrt{\frac{I_{C1} \times V_P^2}{2 \times I_{DSS}}} = 4,803 \text{ В}. \quad (16)$$

- Рис. 20 — ДК с каскодным включением входных полевых транзисторов J1, J2

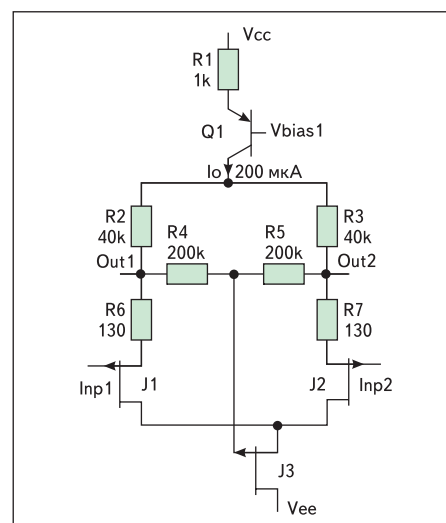


Рис. 22. Модифицированный мостовой каскад с компенсацией входного тока

(биполярные транзисторы Q2–Q5 соединены по схеме с общей базой) и активной нагрузкой на «токовом зеркале» Q6, Q7/ Q8, Q9 [25], особенностью которого является стабилизация стоковых потенциалов входных транзисторов.

- Рис. 21 — мостовой каскад с истоковыми повторителями [26].
- Рис. 22 — модифицированный мостовой каскад с компенсацией входного тока [7]. При выборе ДК для конкретного аналогового блока необходимо учитывать, что активная нагрузка существенно увеличивает коэффициент усиления  $K_V$  входного напряжения, однако при этом из-за эффекта Миллера значительно уменьшается модуль входного импеданса  $|Z_{INP}|$ . Эффект Миллера — увеличение входной емкости  $C_{INP}$  инвертирующего усилителя напряжения с коэффициентом усиления  $K_V \gg 1$ , охваченного отрицательной ОС через конденсатор  $C_F$ , то есть  $C_{INP} \approx (1+K_V) \times C_F$  — проявляется в ДК с JFET как увеличение перерасчитанной к входу емкости затвор — сток из-за усиления сигнала на стоке.

Очевидно, что стабилизация стокового потенциала входных JFET и уменьшение таким образом эффекта Миллера приведет к увеличению входного импеданса.

Для электрометрических применений главным требованием, предъявляемым к входному каскаду, является предельно малый входной ток и максимально возможный низкочастотный входной импеданс. Это достигается при использовании истоковых повторителей на JFET, причем необходимый для всей системы коэффициент усиления обеспечивают последующими усилительными каскадами.

Для значительного уменьшения обратного тока затвора возможно применение JFET в линейной области вольтамперных характеристик при минимально возможных напряжениях на  $p-n$ -переходах [26]. В этом случае входной каскад представляет собой резистивный мост J1, R2 – J2, R3 (рис. 21), в котором сопротивление двух резисторов J1, J2 изменяется входным сигналом. Следящая обратная связь на J3 фиксирует разность потенциалов сток-исток транзисторов J1, J2, а величина резисторов R2, R3 выбирается из условия  $R_{2,3} \gg R_{CH}$  для предотвращения изменения тока в плечах при изменении сопротивления канала полевых транзисторов  $R_{CH}$ .

Схематически мостовая схема (рис. 21) очень похожа на дифференциальный каскад (рис. 18), отличия заключаются в следующем:

- Нагрузочные резисторы R2, R3 в ДК соединены со стоками JFET, а в мостовой схеме — с истоками.
- В ДК (рис. 18) p-JFET работают в области насыщения характеристик при  $V_{SD} \geq V_P - V_{GS}$  то есть как источники тока. В мостовой схеме (рис. 21) p-JFET работают в линейной области характеристик при  $V_{SD} < V_P - V_{GS}$  как управляемые напряжением резисторы.

- Входной дифференциальный сигнал в ДК (рис. 18) приводит к перераспределению коллекторного тока Q1 между плечами, изменению падения напряжения на одинаковых стоковых нагрузках R2, R3 и, таким образом, к появлению дифференциального выходного сигнала. Входной дифференциальный сигнал в мостовой схеме (рис. 21) не приводит к перераспределению коллекторного тока Q1 между плечами, а дифференциальный выходной сигнал появляется благодаря изменению сопротивления управляемых входным сигналом резисторов J1, J2.

Для указанных на рис. 18, 21 значений параметров схемотехническое моделирование показало, что при входном дифференциальном сигнале величиной 50 мВ разность токов стока  $I_{D1} - I_{D2}$  составит 24,93 мкА для ДК, а для мостовой схемы — 0,317 мкА. При этом выходное напряжение ДК будет  $V_{OUT} \approx 40 \text{ кОм} \times 24,93 \text{ мкА} = 997,2 \text{ мВ}$ , а выходное напряжение мостовой схемы определяется током в каждом плече 99,8 мкА и изменением сопротивления J1, J2 от 1,382 кОм до 1,326 кОм, то есть  $V_{OUT} \approx (1,382 - 1,326) \text{ кОм} \times 99,8 \text{ мкА} \times 2 = 11,18 \text{ мВ}$ . Малый входной ток мостовой схемы обеспечивается из-за крайне малого обратного напряжения на входных JFET  $V_{GS} = 14,58 \text{ мВ}$ ,  $V_{GD} = 148,12 \text{ мВ}$ .

Полевые транзисторы J1, J2 модифицированной мостовой схемы (рис. 22) [7], как и в предыдущем схемотехническом решении, работают в линейной области ВАХ, но постоянное напряжение на переходах JFET задается так, чтобы переход затвор — сток был смещен в обратном направлении, а переход затвор — исток — в прямом. Если при этом абсолютная величина напряжения на переходах удовлетворяет условию:

$$V_{SG} = m \times \varphi_T \times Ln \times \left[ \frac{V_{SG} + \frac{2}{3} \times V_{GD} \times \left( 1 - \frac{V_{GD}}{2 \times V_P} \right)}{m \times \varphi_T} + \frac{1}{3} \right], \quad (17)$$

где  $V_{SG}$ ,  $V_{GD}$  — абсолютная величина падения напряжения на прямосмещенном переходе затвор — исток и обратносмещенном переходе затвор — сток соответственно,  $m$  — безразмерный фактор, характеризующий отклонение вольтамперной характеристики прямосмещенного перехода затвор — исток от экспоненты,  $0,5 \leq m \leq 2,5$ ,

$$\varphi_T = \frac{k \times T}{q} \text{ — температурный потенциал,}$$

то обратный ток через переход затвор — сток компенсируется током через прямосмещенный переход затвор — исток, в результате чего ток через вывод затвора резко уменьшается.

Для обеспечения требуемого по соотношению (17) режима работы применяется следящая обратная связь на полевом транзисторе J3 и резисторах R4, R5, задающая постоян-

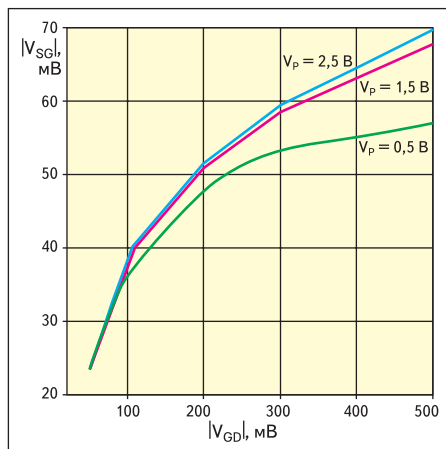


Рис. 23. Графическая зависимость для выбора режима работы JFET с компенсацией обратного тока затвора

ную разность потенциалов между соединенными стоками входных транзисторов J1, J2 и средним потенциалом их истоков, а резисторы R6, R7 определяют величину прямого смещения переходов затвор — исток.

Преимущество такого подхода заключается в том, что в качестве входных JFET можно применять малощумящие транзисторы с большой крутизной, которые обладают большим обратным током затвора, и благодаря выбору режима работы компенсировать входной ток. Из-за экспоненциальной зависимости прямого тока через  $p-n$ -переход от напряжения и из-за существующего технологического разброса параметров выражение (17) и его графическую иллюстрацию (рис. 23) можно применять только для приблизительного выбора величины напряжения на  $p-n$ -переходах. Для каждого конкретного прибора  $V_{SG}$  необходимо подгонять в процессе изменений входного тока. Резисторы, приведенные на рис. 22, обеспечивают разность потенциалов  $V_{GS} = -36,08 \text{ мВ}$ ,  $V_{GD} = 85,47 \text{ мВ}$ .

Результаты схемотехнического моделирования всех рассмотренных ДК приведены в таблице 6 и на рис. 24–25:

- рис. 24 — зависимость модуля входного импеданса  $|Z_{INP}|$  от частоты;
  - рис. 25 — зависимость модуля коэффициента усиления  $|K_V|$  от частоты.
- (На обоих рисунках кривая 1 соответствует рис. 18, 2 — рис. 19, 3 — рис. 20, 4 — рис. 21, 5 — рис. 22).

Эти результаты позволяют выбрать для каждого конкретного случая ДК с требуемым сочетанием параметров.

В дифференциальных каскадах с JFET удобно применять микросхему РБНТ001А ([www.mnipi.by](http://www.mnipi.by)), содержащую четыре двухзатворных p-JFET, в которых постоянным смещением нижнего затвора  $V_{BG5}$  можно в широких пределах изменять напряжение отсечки по верхнему затвору  $V_{PT}$ , как показано на рис. 26. Набор двухзатворных p-JFET удобен для реализации как ДК с резистивной нагрузкой (рис. 27), так и мостовой схемы (рис. 28).

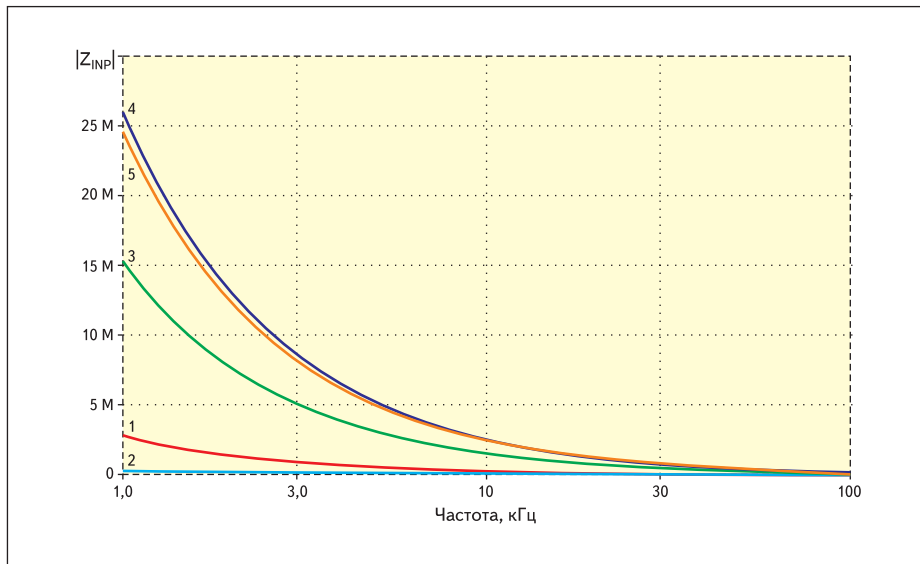


Рис. 24. Результаты моделирования модуля входного импеданса  $|Z_{INP}|$  от частоты. Кривая 1 соответствует рис. 18; 2 — рис. 19; 3 — рис. 20; 4 — рис. 21; 5 — рис. 22

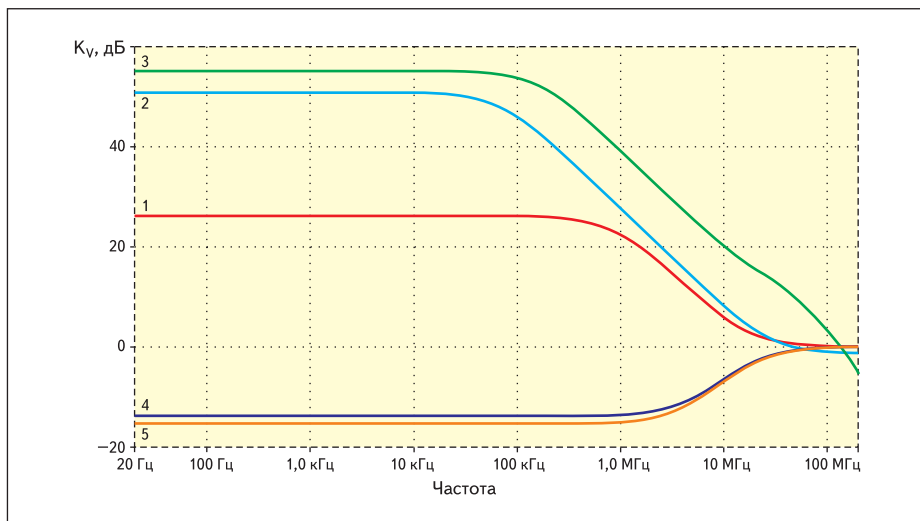


Рис. 25. Результаты моделирования модуля коэффициента усиления  $|K_V|$  от частоты. Кривая 1 соответствует рис. 18; 2 — рис. 19; 3 — рис. 20; 4 — рис. 21; 5 — рис. 22

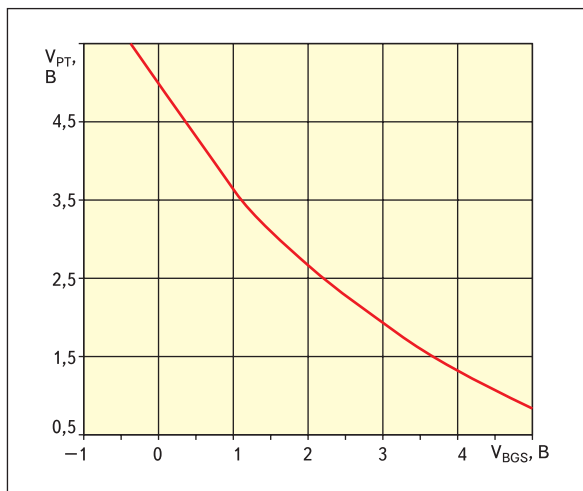


Рис. 26. Зависимость напряжения отсечки верхнего затвора  $V_{PT}$  от обратного напряжения на нижнем затворе  $V_{BGS}$

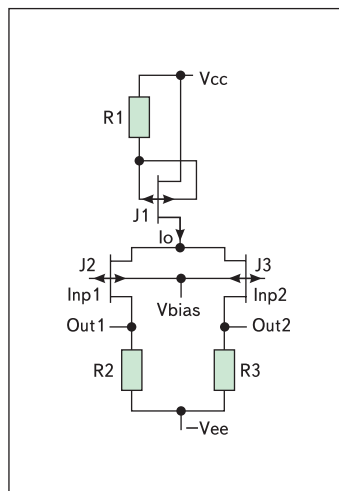


Рис. 27. ДК с резистивной нагрузкой на двухзатворных p-JFET

Таблица 6. Результаты схемотехнического моделирования ДК с входными JFET

Параметр	Дифференциальный каскад					
	рис. 18	рис. 19	рис. 20	рис. 21	рис. 22	
$K_V$ , дБ	26,08	49,37	54,85	-13,79	-15,30	
$ Z_{INP} $ , МОм	$f = 1$ кГц	2,823	0,304	15,271	26,061	24,681
	$f = 10$ кГц	0,282	0,031	1,542	2,575	2,432
	$f = 50$ кГц	0,056	0,007	0,329	0,425	0,386
$V_{NRMS}$ , мкВ	20 Гц–10 кГц	1,296	3,817	1,401	39,360	47,121

$V_{NRMS}$  — среднеквадратическое значение напряжения шума, приведенное к входу

Показанное на рис. 27 и 28 соединение нижних затворов J2, J3 с источником напряжения  $V_{BIAS}$  используется для установления требуемой величины напряжения отсечки верхнего затвора, а на транзисторе J1 и резисторе R1 сформирован источник стабильного тока.

### Зарядочувствительные усилители (ЗЧУ) с входными JFET [1]

Зарядочувствительный усилитель представляет собой преобразователь короткого токового входного импульса в медленно изменяющееся выходное напряжение, в идеальном случае — это преобразователь токового сигнала в виде  $\delta$ -функции в единичное ступенчатое напряжение. Для такого преобразования обычно применяется инвертирующий усилитель напряжения  $A_0$  (рис. 29), охваченный отрицательной ОС через конденсатор  $C_F$ . Чаще всего источником короткого токового сигнала  $I_D$  выступает детектор частиц с большим внутренним активным сопротивлением и определенной внутренней емкостью  $C_D$ . При отсутствии входного сигнала  $I_D$  конденсатор  $C_F$  заряжается любыми реально существующими входными токами  $I_{LEAKD}$  (утечка корпуса усилителя  $A_0$ , печатной платы, ток утечки детектора) и даже при их предельно малой

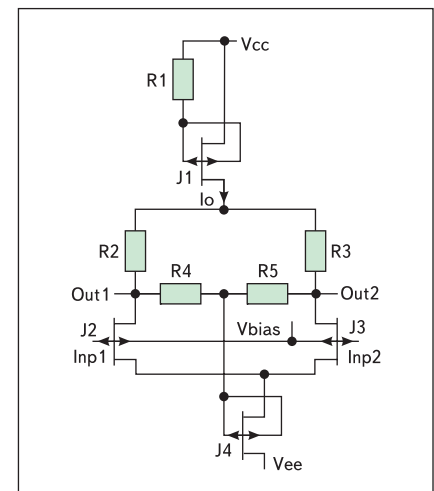


Рис. 28. Мостовой каскад на двухзатворных p-JFET

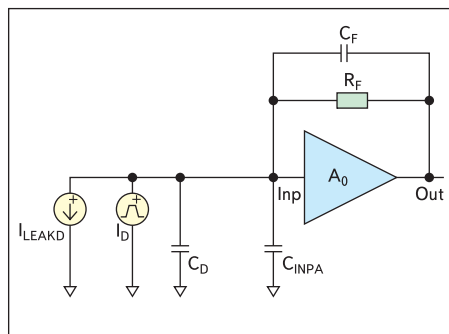


Рис. 29. ЗЧУ с источниками входного сигнала

величине с течением времени выходное напряжение ЗЧУ сдвигается к одному из напряжений питания, что приводит к уменьшению динамического диапазона, а в предельном случае — к насыщению выходного каскада ЗЧУ и ухудшению характеристик. Для постоянного разряда конденсатора  $C_F$  параллельно ему подключен резистор большой величины  $R_F$ .

Следует отметить, что такое же схемотехническое решение имеет так называемый трансрезистивный (transresistance) усилитель (ТРУ), в котором резистор  $R_F$  преобразует входной токовый сигнал в выходное напряжение, а конденсатор  $C_F$  обеспечивает частотную коррекцию, то есть отсутствие самовозбуждения и больших выбросов на переходной характеристике. Различие усилителей заключается только в отношении активной и реактивной составляющих проводимости цепи ОС: в ЗЧУ преобладает реактивная составляющая проводимости, а в ТРУ — активная.

В качестве усилителя  $A_0$  можно применять любой инвертирующий усилитель напряжения: операционный усилитель, дифференциальный усилитель, каскад с общим эмиттером или общим истоком и др. От такого усилителя не требуется большого усиления [1], но нужна максимальная полоса пропускания и минимальная входная емкость  $C_{INPA}$ , поэтому во многих случаях  $A_0$  реализуют по схеме каскодного усилителя или каскодного усилителя на комплементарных транзисторах, так называемого «перегнутого» каскода. Каскодные усилители имеют ряд преимуществ:

- Стабилизация потенциала на головном транзисторе позволяет предельно уменьшить эффект Миллера во входном каскаде и входную емкость  $C_{INPA}$ .
- Совместно с активной нагрузкой каскоды обеспечивают требуемый для работы ЗЧУ коэффициент усиления  $K_V$  на одном усилительном каскаде, что предельно упрощает частотную коррекцию и увеличивает полосу пропускания.
- «Перегнутые» каскоды позволяют более полно использовать напряжение питания для расширения динамического диапазона. Для уменьшения шума ЗЧУ его выход соединяют с полосовым фильтром, который

$$ENC = \frac{e}{2 \times q} \sqrt{\frac{2 \times k \times T \times T_p}{R_F} + q \times I_{BIAS} \times T_p + C_{\Sigma}^2 \frac{4 \times k \times T}{3 \times T_p \times g_M}} \quad (18)$$

«отрезает» низкочастотные и высокочастотные шумы. Функционирование фильтра приводит к формированию во временной области из выходного ступенчатого сигнала ЗЧУ сигнала специальной формы, и поэтому такой фильтр обычно называют формирователем (shaper).

С теоретической точки зрения наименьший шум может обеспечить симметричный экспоненциальный формирователь, выходной сигнал которого нарастает и падает во времени по одинаковому закону  $\exp(-t/\tau_0)$ , а в момент  $t = 0$  стремится к бесконечности.

Однако на практике при выборе формирователя учитывают простоту его схемотехнической реализации, необходимость укорачивания выходных импульсов для предотвращения наложения (pile-up) сигналов и улучшения временного разрешения (double pulse resolution) импульсов, а также обеспечение малой чувствительности выходного сигнала формирователя к длительности фронта выходного сигнала ЗЧУ. С этой точки зрения предпочтительны резистивно-емкостные  $CR^M-RC^N$  формирователи, представляющие собой последовательное соединение M-дифференцирующих и N-интегрирующих цепей [1].

Характеристикой, описывающей суммарные шумы ЗЧУ, является эквивалентный шумовой заряд (equivalent noise charge — ENC). ENC представляет собой входной заряд, вызывающий на выходе среднеквадратическое значение шумового напряжения, равное реальному значению.

Во всех сверхмалозумящих ЗЧУ для уменьшения входного тока и связанного с ним дробового шума применяются головные JFET. Для головного JFET, RC-CR формирователя, без учета фликкер-шума справедливо [1] (18), где ENC — эквивалентный шумовой заряд, приведенный к входу ЗЧУ,  $e = 2,718$ ,  $C_{\Sigma}$  — суммарная емкость, соединенная с входом ЗЧУ, и емкость элемента ОС  $C_F$ ,  $T_p$  — время достижения пика выходного сигнала RC-CR формирователя при входном сигнале формирователя в виде ступеньки напряжения,  $I_{BIAS}$  — входной ток ЗЧУ,  $R_F$  — сопротивление резистора обратной связи ЗЧУ.

Из выражения (18) вытекают следующие способы уменьшения ENC.

1. При увеличении крутизны  $g_M$  за счет увеличения размеров  $Z/L$  головного JFET одновременно увеличивается емкость  $C_{GS} + C_{GD}$ , и поэтому существует локальный минимум зависимости

$$C_{\Sigma}^2 \frac{4 \times k \times T}{3 \times T_p \times g_M}$$

от размеров головного транзистора.

2. Максимальное увеличение резистора обратной связи  $R_F$ , уменьшение входного тока  $I_{BIAS}$  приводит к уменьшению составляющих

$$\frac{2 \times k \times T \times T_p}{R_F}, q \times I_{BIAS} \times T_p$$

При этом возможно значительное увеличение  $T_p$  для уменьшения

$$C_{\Sigma}^2 \frac{4 \times k \times T}{3 \times T_p \times g_M}$$

3. Увеличение крутизны  $g_M$  головной JFET за счет увеличения рабочего тока стока  $I_D$  приводит к уменьшению составляющей

$$C_{\Sigma}^2 \frac{4 \times k \times T}{3 \times T_p \times g_{MAX}} \sqrt{\frac{I_{DSS}}{I_D}}$$

но при этом существенно растет рассеиваемая мощность.

Для достижения предельно низкого уровня ENC в современных ЗЧУ используется метод, заключающийся в исключении  $R_F$  и разряде  $C_F$  специальной схемой восстановления рабочего режима. Например, за счет использования в качестве головного элемента ЗЧУ двухзатворного JFET [11, 12, 27], в котором верхний затвор (top gate TG) соединен со входом ЗЧУ (рис. 30), а биполярный транзистор  $Q_1$ , в котором эмиттером является нижний затвор (bottom gate BG), базой — канал JFET, а коллектором — верхний затвор, включен по схеме с общей базой. Прямое смещение эмиттерного перехода  $V_{BGS}$  транзистора  $Q_1$  определяется фильтром нижних частот с постоянной времени  $\tau = RC$ , соединенным с выходом ЗЧУ, и из-за сильной экспоненциальной зависимости коллекторного тока биполярного транзистора от прямого напряжения на эмиттерном переходе позволяет компенсировать не только входной ток ЗЧУ  $I_{BIAS}$ , но и ток утечки детектора  $I_{LEAKD}$ , печатной платы  $I_{LEAKPB}$  и часть постоянной составляющей сигнала детектора  $I_{DDC}$ , возникающей из-за наложения импульсных сигналов.

На шумы ЗЧУ с двухзатворным JFET одновременно влияет нескольких факторов:

- Компенсирующий ток  $\alpha \times I_{EQJ}$  протекает постоянно и вносит дополнительный шум, который меньше шума  $R_F$ , если:

$$\alpha \times I_{EQJ} = I_{BIAS} + I_{LEAKD} + I_{LEAKPB} + I_{DDC} < \frac{\Phi_T}{R_F}, \quad (19)$$

где  $\alpha$  — коэффициент передачи эмиттерного тока в схеме с общей базой транзистора  $Q_1$ ,  $I_{EQJ}$  — эмиттерный ток транзистора  $Q_1$ .

- Транзистор  $Q_1$  встроен в JFET и поэтому не увеличивает входную емкость. Более то-

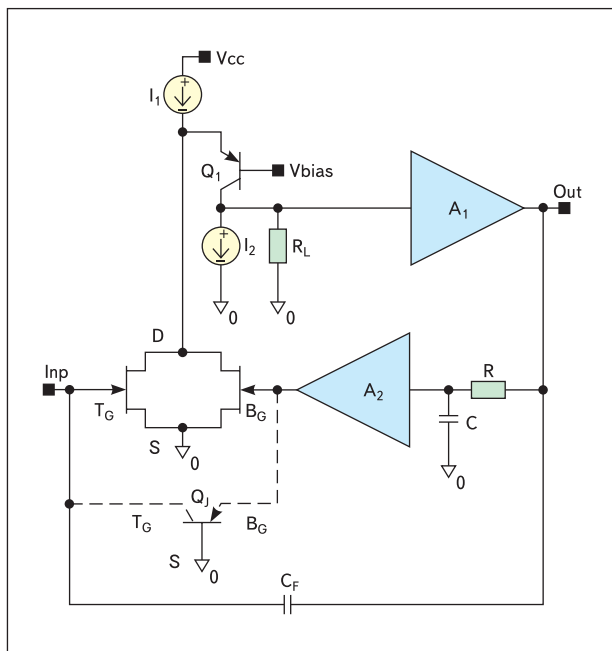


Рис. 30. ЗЧУ с двухзатворным JFET

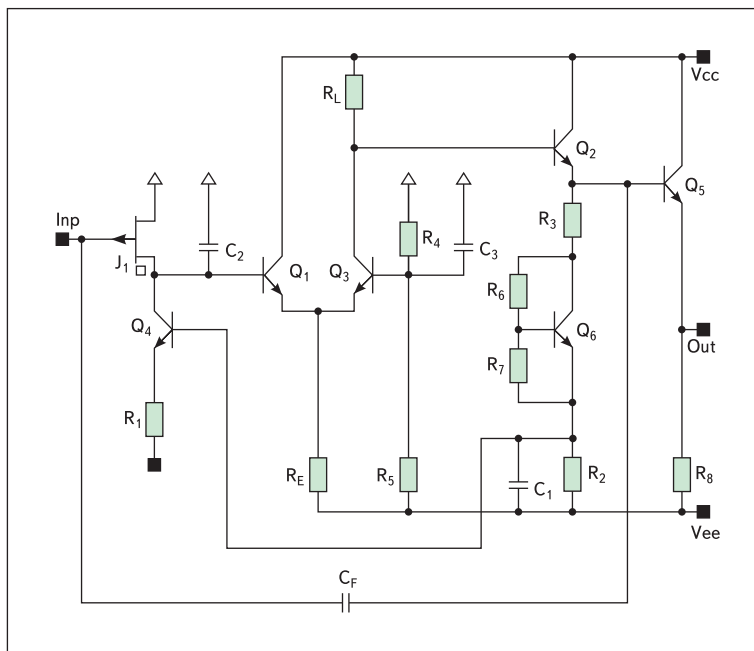


Рис. 32. ЗЧУ с прямым смещением истокового р-п-перехода головного JFET (FBFA)

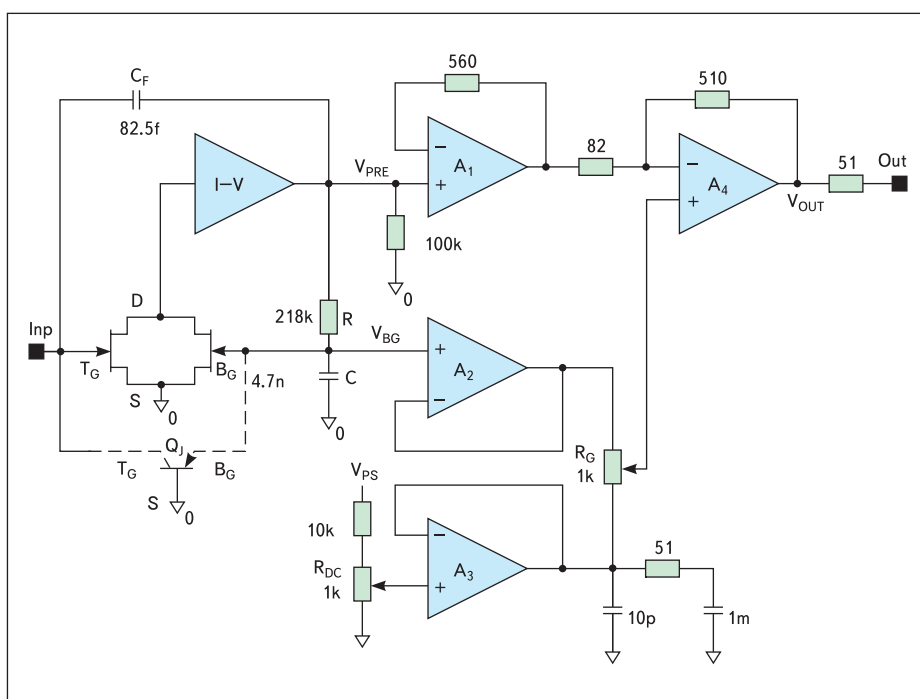


Рис. 31. ЗЧУ с двухзатворным JFET и компенсацией медленной составляющей («хвоста») выходного сигнала

го, емкость между верхним затвором и каналом  $C_{TGCH}$  значительно меньше, чем емкость между нижним затвором и каналом  $C_{BGCH}$ , что также уменьшает составляющую шума

$$C_{\Sigma}^2 = \frac{4 \times k \times T}{3 \times T_p \times g_m}$$

Для входного сигнала в виде  $\delta$ -функции выходной сигнал ЗЧУ (рис. 30) будет иметь быструю и медленную составляющие. Медленная составляющая выходного сигнала ЗЧУ

значительно ухудшает временное разрешение импульсов, особенно при использовании формирователя с большим  $T_p$ . Однако сигнал на нижнем затворе  $v_{BG}(t)$  идентичен во времени медленной составляющей, поэтому, если его ослабить в  $G$  раз:

$$G = 1 - \frac{\tau}{K^* \times C_F \times \varphi_T / I_D}, \quad (20)$$

$$K^* = 1 + \frac{g_{MB}}{g_{MT}} \left( 1 + \frac{C_D + C_{INPA}}{C_F} \right) \quad (21)$$

и вычесть из выходного напряжения ЗЧУ  $v_{PRE}(t)$ , то полученный выходной сигнал  $v_{OUT}(t)$  будет иметь только одну быструю составляющую [27].

Реализация описанного принципа показана на рис. 31: на ОУ  $A_1, A_2$  сформированы повторители напряжения  $v_{PRE}(t)$  и  $v_{BG}(t)$  соответственно,  $A_4$  осуществляет вычитание сигналов,  $A_3$  и потенциометр  $R_{DC}$  служит для компенсации напряжения смещения ОУ, а  $R_G$  задает требуемый коэффициент  $G$ .

Перспективным является использование в ЗЧУ JFET с прямым смещением перехода затвор — исток. Такое схемотехническое решение получило название «усилитель с прямым смещением JFET» (FBFA — forward biased FET amplifier) [28].

Усилитель FBFA (рис. 32) построен по схеме перегнутого каскода с головным составным р-JFET ( $J_1, Q_1, Q_4, R_1$ ), транзистором  $Q_3$  с общей базой и резистивной нагрузкой  $R_L$ , эмиттерными повторителями  $Q_2, R_3, R_2$  и  $Q_5, R_8$ . Цепь  $Q_6, R_6, R_7$  сдвигает постоянный выходной потенциал на величину  $V_{BE6} \times (1 + R_6/R_7)$ , а резистивный делитель  $R_4, R_5$  определяет базовый потенциал  $Q_3$ .

Назначение и требования к элементам ЗЧУ традиционные [29]:

- Составной р-JFET ( $J_1, Q_1, Q_4, R_1$ ) применяется для увеличения крутизны головного транзистора  $J_1$ , причем для этого желательно максимально увеличить коэффициент передачи тока в схеме с общим эмиттером транзистора  $Q_1$  и выходное сопротивление источника тока на  $Q_4$ .
- Для минимизации шума необходимо максимально увеличить  $R_1$  и отфильтровать базы  $Q_3, Q_4$ .
- Повысить устойчивость к самовозбуждению, уменьшить выброс на переходной



характеристике можно введением небольшого конденсатора  $C_2$  или шунтированием резистора  $R_L$  конденсатором, но последнее приводит к значительному затягиванию фронта нарастания выходного сигнала ЗЧУ. Отличие усилителя FBFA от обычного ЗЧУ заключается только в выборе рабочего режима головного транзистора  $J_1$  и соединении базы  $Q_4$ .

Если для JFET внешней цепью задать режим:

$$|V_{SD}| > |V_P - V_{GS}|, \quad (22)$$

$$|I_D| > |I_{DSS}|, \quad (23)$$

то истоковый  $p$ - $n$ -переход сместится в прямом направлении, через него начнет протекать прямой ток, а крутизна при прямом смещении истокового перехода  $g_{MF}$  превысит крутизну  $g_{MMAX}$ .

Именно такой режим реализован в усилителе FBFA, причем соединение базы  $Q_4$  через фильтр нижних частот  $R_3, R_2, C_1$  с выходом усилителя обеспечивает изменение тока стока  $J_1$  и величины прямого смещения истокового перехода  $V_{GS}$  в зависимости от выходного напряжения усилителя, то есть величины постоянного входного тока, заряжающего  $C_F$ . Более подробные характеристики малошумящих ЗЧУ приведены в соответствующей литературе [1].

Рассмотренные схемные решения поясняют возможности улучшения параметров входных аналоговых каскадов при использовании дискретных JFET. ■

### Литература

24. Дворников О. В., Чеховский В. А. Аналоговый биполярно-полевой БМК с расширенными функциональными возможностями // Chip News. 1999. № 2.
25. Белоус А. И., Дворников О. В., Просандеев Д. Е. Дифференциальный усилитель. А. с. № 1385255 (СССР). Заявл. 15.11.85.
26. Reindel K. A., Mego T. J. JFET Ohmic differential amplifier. Патент США № 4598253. Заявл. 01.07.86.
27. Fazzi A., Rehak P. Performance of an X-ray spectroscopic system based on a double-gate double-feedback charge preamplifier // Nuclear Instruments and Methods in Physics Research. 2000. Vol. A439.
28. Bertuccio G., Rehak P., Xi D. A novel charge sensitive amplifier without the feedback resistor // Nuclear Instruments and Methods in Physics Research. 1993. Vol. A326.
29. Дворников О. В., Чеховский В. А. Применение биполярного БМК для проектирования аналоговых ИС. Часть 1. Микро мощные малошумящие зарядочувствительные усилители // Chip News. 1999. № 5.